

**Universidad Central “Marta Abreu” de Las Villas**

**Facultad de Ingeniería Eléctrica**

**Centro de Estudios de Electrónica y Tecnologías de la**

**Información (CEETI)**



# **TRABAJO DE DIPLOMA**

## **Pulsómetro óptico con PSoC**

**Autor: Yander Luis Hernández Armas**

**Tutor: MSc. Alexander Falcón Ruiz**

**Santa Clara**

**2012**

**"Año 54 de la Revolución"**

**Universidad Central “Marta Abreu” de Las Villas**

**Facultad de Ingeniería Eléctrica**

**Centro de Estudios de Electrónica y Tecnologías de la  
Información (CEETI)**



# **TRABAJO DE DIPLOMA**

## **Pulsómetro óptico con PSoC**

**Autor: Yander Luis Hernández Armas**

[yharmas@uclv.edu.cu](mailto:yharmas@uclv.edu.cu)

**Tutor: MSc. Alexander Falcón Ruiz**

[afalcon@uclv.edu.cu](mailto:afalcon@uclv.edu.cu)

**Santa Clara**

**2012**

**"Año 54 de la Revolución"**



Hago constar que el presente trabajo de diploma fue realizado en la Universidad Central “Marta Abreu” de Las Villas como parte de la culminación de estudios de la especialidad de Ingeniería en Automática, autorizando a que el mismo sea utilizado por la Institución, para los fines que estime conveniente, tanto de forma parcial como total y que además no podrá ser presentado en eventos, ni publicados sin autorización de la Universidad.

---

Firma del Autor

Los abajo firmantes certificamos que el presente trabajo ha sido realizado según acuerdo de la dirección de nuestro centro y el mismo cumple con los requisitos que debe tener un trabajo de esta envergadura referido a la temática señalada.

---

Firma del Tutor

---

Firma del Jefe de Departamento  
donde se defiende el trabajo

---

Firma del Responsable de  
Información Científico-Técnica

## PENSAMIENTO

*Todo hombre que se cansa tiene derecho al descanso, pero no tiene derecho a ser un  
hombre de vanguardia.*

*Ernesto Ché Guevara.*

## DEDICATORIA

*A mi bisabuela Julia Llerena Quesada por ser la persona que más quiero y admiro en esta vida.*

*A mis padres por su entrega y dedicación todos estos años.*

*A mi novia y futura esposa Adiari González Morejón por su apoyo incondicional y por todo ese amor que me ha sabido entregar.*

*A mis suegros Mario e Ildelisa por todo el aprecio y confianza que han depositado en mí.*

*A mis amigos y hermanos Jose Daniel Peña, Jorge Ignacio y Jeyquel.*

## AGRADECIMIENTOS

*A mi tutor Alexander Falcón Ruíz por apoyarme, guiarme y darme confianza para llegar hasta el final.*

*A mis profesores durante estos 5 años de estudios en la Facultad de Eléctrica por todo lo que con paciencia y amor me han enseñado, en especial a los profesores del CEETI.*

*A todas aquellas personas que de una forma u otra contribuyeron a la realización de este trabajo.*

## TAREA TÉCNICA

1. Revisión detallada de la bibliografía relacionada con los fundamentos de la fotopletiśmografía.
2. Análisis de diseños realizados para el acondicionamiento y adquisición de la señal fotopletiśmográfica.
3. Diseño en bloques del sistema.
4. Diseñar el prototipo para la comunicación con la computadora.
5. Realizar software del sistema.
6. Diseñar el circuito impreso.
7. Realizar montaje de *hardware*.
8. Realizar las pruebas y la verificación.

---

Firma del Autor

---

Firma del Tutor

## RESUMEN

Desde hace muchos años el ritmo cardiaco ha sido objeto de estudio para la ciencia debido a la información que este brinda sobre la salud de una persona, puesto que una variación en cualquiera de sus parámetros corrientes puede indicar anomalías en las condiciones físicas de la misma.

En la mayoría de las personas, el pulso es una medida correcta del ritmo cardiaco (RC) por lo que en condiciones normales este puede ser estimado con el empleo de métodos auscultatorios o palpando cerca de una arteria, aunque en la actualidad estos métodos no han quedado obsoletos, esta señal es comúnmente obtenida a partir del procesamiento de la señal electrocardiográfica y el empleo de la fotopletimografía, siendo esta última muy usada por varios equipos en la obtención de algunos parámetros fisiológicos.

El presente trabajo muestra el diseño de un sistema que permita la adquisición de la señal fotopletimográfica (FPG) y su procesamiento en el PSoC, para obtener y visualizar en un display LCD el ritmo cardíaco, además cuenta con comunicación RS-232 con la PC, lo que permite realizar determinados tipos de procesamientos y análisis de la señal. Para adquirir la señal se usa un sensor óptico que le da un carácter no invasivo al sistema y la posibilidad de ser usado con fines docentes e investigativos, aprovechando así, las potencialidades del PSoC para acondicionar y procesar señales.



## TABLA DE CONTENIDOS

PENSAMIENTO .....	i
DEDICATORIA .....	ii
AGRADECIMIENTOS .....	iii
RESUMEN .....	v
TABLA DE CONTENIDOS .....	vi
INTRODUCCIÓN .....	1
CÁPITULO 1. FUNDAMENTOS TEÓRICOS .....	4
1.1 Introducción. ....	4
1.2 Ciclo cardiaco. ....	5
1.3 La señal FPG.....	7
1.3.1 Características ópticas de la señal FPG. ....	9
1.3.2 Métodos de registros.....	9
1.3.3 Ruidos.....	11
1.4 Sistemas Programables en un Chip (PSoC).....	12
1.4.1 Generalidades de los PSoC (Familia CY8C2xxxxPSoC1).....	12
1.4.2 Herramientas de desarrollo de software.....	15
1.4.3 Herramientas de desarrollo de hardware. ....	15
CAPÍTULO 2. MATERIALES Y MÉTODOS .....	17
2.1 Diagrama del sistema para determinar y visualizar el ritmo cardiaco a partir del procesamiento de la señal FPG.....	17
2.1.1 PSoC: CY8C29466.....	18
2.2 PSoC Designer.....	19
2.2.1 Editor de dispositivos.....	19

2.2.2 Editor de aplicaciones.....	20
2.2.3 Depurador. ....	21
2.2.4 PSoC Programmer. ....	22
2.3 Matlab. ....	22
2.4 Proteus (electrónica). ....	23
2.4.1 ISIS. ....	23
2.4.2 ARES. ....	23
2.5 Sensor FPG. ....	24
2.6 Circuito de acondicionamiento. ....	25
2.7 Display LCD. ....	26
2.8 Circuito de alimentación. ....	27
2.9 Comunicación del sistema con la PC.....	27
2.9.1 RS-232. ....	27
2.9.2 Circuito adaptador de niveles. ....	29
2.9.3 Configuración del PSoC. ....	29
2.9.4 Recursos consumidos y conexiones de los pines.....	34
<b>CAPÍTULO 3. RESULTADOS Y DISCUSIÓN .....</b>	<b>37</b>
3.1 Circuito de acondicionamiento. ....	37
3.1.1 Análisis real del circuito de acondicionamiento. ....	38
3.2 Interfaz de comunicación del PSoC con la PC. ....	38
3.3 Evaluación de la amplificación y filtrado del PSoC.....	40
3.4 Comprobación de las facilidades brindadas por la frecuencia de muestreo para el tratamiento del ruido de la línea de potencia. ....	42
3.5 Evaluación de las señales adquiridas considerando la presencia de la red RC.....	43
3.6 Obtención del circuito impreso.....	44

3.7 Análisis económico.....	46
CONCLUSIONES .....	47
RECOMENDACIONES.....	48
REFERENCIAS BIBLIOGRÁFICAS .....	49
ANEXOS .....	52
Anexo I Hoja de dato del amplificador operacional LM358AN .....	52
Anexo II Código fuente. ....	53
Anexo III Comprobación de la programación del PSoC. ....	59
Anexo IV Código fuente para la prueba de transmisión.....	59
Anexo V Código fuente de la transmisión serie en Matlab. ....	60
Anexo VI Análisis económico.....	61

## INTRODUCCIÓN

El ritmo cardíaco juega un papel fundamental en el diagnóstico de patologías cardiovasculares, ya que cualquier variación fuera de lo común puede ser indicio de la existencia de estas.

Los estudios sobre este tema datan del año 1585 donde Galileo Galilei continúa con sus estudios sobre las oscilaciones del péndulo pesante e inventa el pulsómetro. Este aparato permitía medir el pulso y suministrar una escala de tiempo que no existía aún en la época. Años más tarde Santorio Santorio fisiólogo, físico y profesor italiano construye un artefacto al que denominó *pulsilogium* (pulsómetro), para medir el pulso, este fue el primer sistema mecánico en la historia de la medicina [1].

Para finales del siglo XIX y principios del XX comienzan las investigaciones acerca de la sangre y el tejido humano basadas en las propiedades ópticas de los mismos, dando lugar a la fotoplethismografía, esta técnica permite estimar los cambios volumétricos en los tejidos a partir de la variación de la intensidad de la luz transmitida o reflejada por los mismos, fue introducida por A. B. Hertzman en 1937. También permite obtener el ritmo pulsátil debido a los cambios en la absorción de la luz producidos por la variación del volumen arterial. Normalmente se utilizan como puntos de medición los dedos o los lóbulos de las orejas [2].

El término «pulso» también se usa, aunque incorrectamente, para referirse al latido del corazón, medido habitualmente en pulsos por minuto. En la mayoría de la gente, el pulso es una medida correcta de la frecuencia cardíaca. Bajo ciertas circunstancias, incluyendo las arritmias, algunos latidos del corazón son inefectivos y la aorta no se expande lo suficiente como para crear una onda de presión palpable, siendo el pulso irregular y pudiendo ser el ritmo cardíaco incluso mucho más elevado que el pulso. En este caso, el ritmo cardíaco

sería determinado por auscultación del ápice cardíaco, en cuyo caso no es el pulso. El déficit de pulso (diferencia entre los latidos del corazón y las pulsaciones en la periferia) es determinado mediante palpación de la arteria radial y auscultación simultánea del ápice cardíaco [3].

Sorprendentes son las capacidades que poseen los *Programable System On Chip* (PSoC), estas permiten desarrollar aplicaciones en segundos a personas no iniciadas en el mundo de los microcontroladores, lo que facilita su utilización en la docencia y tareas investigativas. Con ellos se ha hecho posible la integración casi total de canales de adquisición que cuentan con dos bloques fundamentales, analógicos y digitales conectables entre si y programables mediante la utilización del *software* PSoC Designer, haciendo posible la realización de sistemas más compactos y menos costosos. El presente trabajo contiene el desarrollo de un sistema capaz de obtener y procesar en PSoC la señal FPG, para determinar y visualizar en un display LCD el ritmo cardíaco.

Con lo anteriormente descrito se tiene el siguiente problema científico:

¿Cómo desarrollar con el uso del PSoC un sistema capaz de adquirir y procesar la señal fotopletimográfica, para determinar y visualizar en un display LCD el ritmo cardiaco?

Como objetivo general se plantea desarrollar un dispositivo electrónico con fines docentes para medición de ritmo cardiaco a partir de la señal fotopletimográfica empleando herramientas de desarrollo para Sistemas Programables en un Chip y Matlab.

Del objetivo general planteado se derivan los siguientes objetivos específicos:

1. Determinar los requerimientos necesarios del sistema y realizar diseño con PSoC Designer.
2. Poner a punto algoritmo para el procesamiento digital de la señal FPG y medición del ritmo cardiaco con Matlab.
3. Obtener circuito impreso con Proteus.
4. Desarrollar pruebas para validación del sistema.

**Organización del informe**

El presente informe se divide en introducción y 3 capítulos más conclusiones y recomendaciones. En el capítulo 1 se recoge una revisión bibliográfica con las principales características de la señal fotopletimográfica y su aplicación para determinar el ritmo cardiaco. En el capítulo 2 se describen los materiales y métodos que se utilizan en la presente tesis. El capítulo 3 recoge los resultados de esta investigación y la discusión de los mismos.

## **CÁPITULO 1. FUNDAMENTOS TEÓRICOS**

### **1.1 Introducción.**

El ritmo cardiaco posee parámetros claves que pueden determinar anomalías en la salud de las personas. En la actualidad varios son los métodos utilizados para su determinación. Este capítulo se centra en la descripción de la señal FPG para la obtención del ritmo cardiaco así como las potencialidades del PSoC para el acondicionamiento y procesamiento de señales.

Las enfermedades vasculares constituyen una de las principales causas de mortalidad en la actualidad y ocupan un importante lugar en las estadísticas de salud del mundo por la elevada frecuencia con que aparecen y la incapacidad que producen al paciente. Estadísticas en Cuba registran más de 14000 pacientes atendidos en consultas externas, más de 1500 ingresos, cerca de 400 amputaciones, más de 1800 operaciones y más de 350 estudios en un año [4].

Uno de los métodos de diagnóstico de empleo cotidiano más sencillos para el estudio no invasivo del sistema vascular es la fotopletimografía, método fotométrico que se basa en el aprovechamiento de las propiedades ópticas del tejido y la sangre de un área seleccionada de la piel, cuya exactitud ha ido mejorando con la introducción de las nuevas tecnologías digitales. Para este propósito una luz infrarroja no visible se emite hacia el interior de la piel. Dependiendo del volumen de sangre en los vasos sanguíneos presentes en la misma, más o menos luz es absorbida. Por consiguiente, una parte de la luz reflejada corresponde con las variaciones del volumen sanguíneo, lo cual puede ser medido. No obstante, debe tenerse presente que sólo son posibles mediciones relativas de modo tal que solo pueden registrarse cambios en el volumen y no niveles absolutos. Como se puede apreciar la tecnología de FPG requiere sólo unos pocos componentes optoelectrónicos: una fuente de luz para iluminar el tejido (piel) y un fotodetector para medir las pequeñas variaciones en la

intensidad de la luz asociada con cambios en la perfusión en la cuenca del volumen. La FPG es usada de manera no invasiva y opera principalmente en las longitudes de onda correspondiente al color rojo o cerca de la región infrarroja. La función de onda más reconocida es el pulso periférico, y puede sincronizarse con cada latido del corazón [5, 6].

En anatomía, el corazón es el órgano principal del sistema circulatorio, musculoso y cónico, situado en la cavidad torácica, que funciona como una bomba impulsando la sangre a todo el cuerpo en un ciclo conocido como el ciclo cardíaco. La sangre entra al corazón, específicamente en el atrio izquierdo a través de las venas pulmonares una vez que se oxigena a su paso por los pulmones, de aquí pasa al ventrículo izquierdo, separado del atrio izquierdo por la válvula mitral. Desde el ventrículo izquierdo, la sangre es propulsada hacia la arteria aorta a través de la válvula aórtica, para proporcionar oxígeno a todos los tejidos del organismo. Una vez que los diferentes órganos han captado el oxígeno de la sangre arterial, la sangre pobre en oxígeno entra en el sistema venoso y retorna al corazón derecho. Este proceso ocurre mediante los movimientos de sístole y diástole que no son más que la contracción y relajación del corazón ya sea de un atrio o de un ventrículo para expulsar la sangre hacia los tejidos [7], lo que posibilita representar con la señal FPG el flujo de sangre por las arterias de la zona que se desee investigar.

## **1.2 Ciclo cardíaco.**

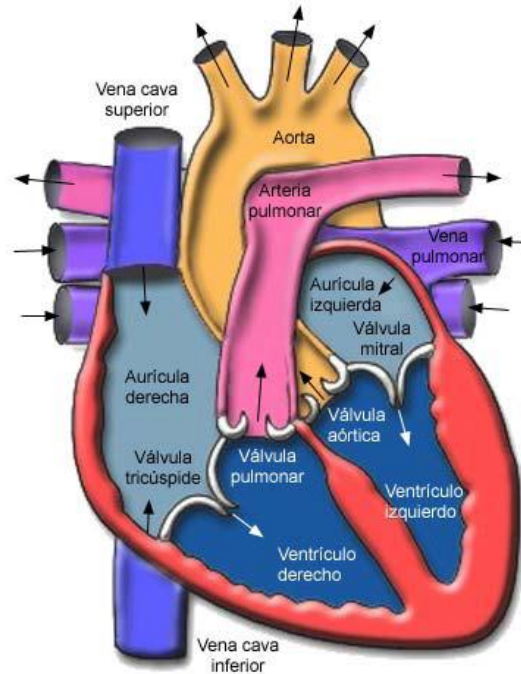
Cada latido del corazón lleva consigo una secuencia de eventos que en conjunto forman el ciclo cardíaco, consta principalmente de tres etapas: sístole atrial, sístole ventricular y diástole. Comienza con un impulso eléctrico que se genera en el Nodo Sinusal o Nodo Sinoatrial y que se propaga al resto del corazón haciendo que este alterne entre una contracción y una relajación aproximadamente 72 veces por minuto, es decir el ciclo cardíaco dura unos 0,8 segundos [7].

Para que exista paso de sangre de una cavidad a otra del corazón, la presión de la cavidad impulsora ha de ser siempre mayor que la de la cavidad receptora. Durante la sístole auricular, las aurículas se contraen y proyectan la sangre hacia los ventrículos, si bien este paso de sangre es esencialmente pasivo, por lo que la contracción auricular participa poco en condiciones de reposo, sí que cobra importancia durante el ejercicio físico. Una vez que



la sangre ha sido expulsada de las aurículas, las válvulas atrioventriculares entre las aurículas y los ventrículos se cierran. Esto evita el reflujo de sangre hacia las aurículas. El cierre de estas válvulas produce el sonido familiar del latido del corazón. Duran aproximadamente 0,1 s. En este momento el volumen ventricular es máximo, denominándose volumen de fin de diástole o telediastólico. La sístole ventricular implica la contracción de los ventrículos expulsando la sangre hacia el aparato circulatorio. En esta fase se contrae primeramente la pared del ventrículo sin que haya paso de sangre porque hay que vencer la elevada presión de la aorta o de la arteria pulmonar; cuando esto se produzca tendrá lugar la eyección, la cual ocurre en dos fases, una rápida y otra lenta. Una vez que la sangre es expulsada, las dos válvulas sigmoideas, la válvula pulmonar en la derecha y la válvula aórtica en la izquierda, se cierran. Dura aprox. 0,3 s. Hay que decir que los ventrículos nunca se vacían del todo, quedando siempre sangre que forma el volumen de fin de sístole o telesistólico. Por último la diástole es la relajación de todas las partes del corazón para permitir la llegada de nueva sangre y dura aproximadamente 0,4 s. Si se observa el tiempo de contracción y de relajación se verá que los atrios están en reposo aproximadamente 0,7 s y los ventrículos unos 0,5 s. Eso quiere decir que el corazón pasa más tiempo en reposo que en trabajo [7].

En este proceso se pueden escuchar dos ruidos: el primer ruido cardiaco es el cierre de válvulas tricúspide y mitral, el segundo ruido cardiaco es el cierre de válvulas sigmoideas (válvulas pulmonar y aórtica). Ambos ruidos se producen debido al cierre súbito de las válvulas, sin embargo no es el cierre lo que produce el ruido, sino la reverberación de la sangre adyacente y la vibración de las paredes del corazón y vasos cercanos. La propagación de esta vibración da como resultado la capacidad para auscultar o palpar dichos ruidos en las arterias radiales, carótidas, femorales, etc. [7]. En la Figura 1.1 se observa la estructura del corazón y la trayectoria del flujo sanguíneo por sus diferentes cavidades.

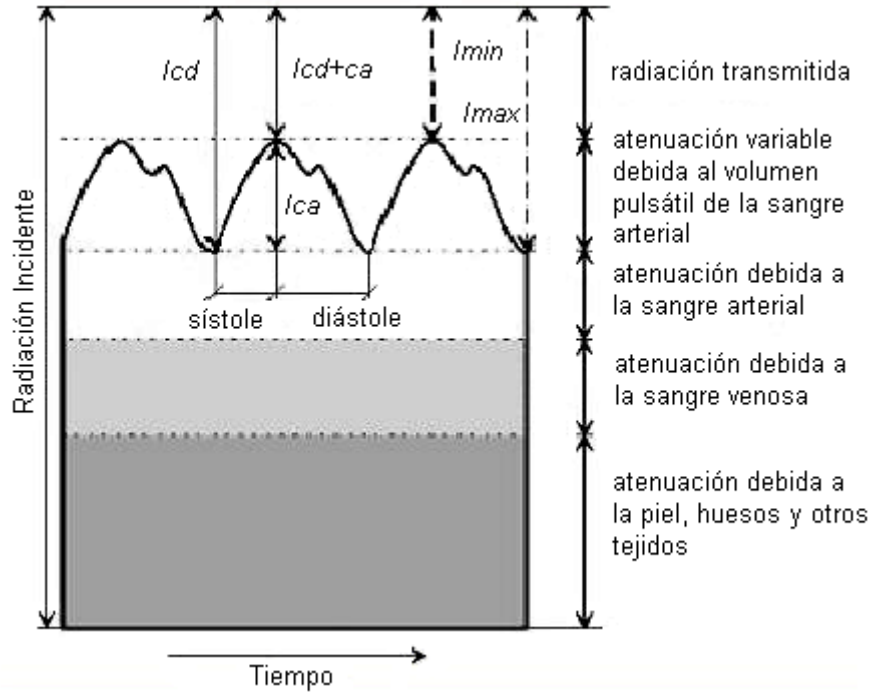


**Figura 1.1 Estructura del corazón y curso del flujo sanguínea por sus cavidades.**

### 1.3 La señal FPG.

La fotopleletismografía constituye un método no invasivo, para la detección de ondas cardiovasculares propagadas alrededor del cuerpo humano, explota las propiedades ópticas de una determinada área de la piel usando una fuente de luz emisora y una detectora para obtener un valor estimado del ritmo cardiaco (RC) [8, 9].

La forma de onda de la señal FPG presenta dos componentes: una debida a la componente pulsátil de los vasos sanguíneos, es decir, el pulso arterial, que es causada por los latidos cardiacos y produce variaciones rápidas en la señal (componente de corriente alterna CA) y por lo general tiene su frecuencia fundamental alrededor de 1 Hz, dependiendo de la frecuencia cardiaca. La segunda es debida a la componente no-pulsátil del volumen sanguíneo y a la atenuación producida en los tejidos que envuelven las arterias, generando una señal con cambios lentos (componente de corriente directa CD); la Figura 1.2 muestra como la amplitud de la señal CA varía del 1 a 2% del valor de la componente continua [10, 11].



**Figura 1.2 Componentes de la señal FPG.**

La señal fotopleletismográfica contiene una abundante información en su forma, amplitud y duración temporal. Morfológicamente, la señal FPG está compuesta por dos máximos en cada uno de sus períodos, correspondientes a cada ciclo cardiaco. El período de tiempo entre cada uno de los períodos sucesivos de la onda de FPG representa la repetición del ciclo cardiaco, y por lo tanto puede ser usada para calcular la frecuencia cardiaca. El valor máximo de cada uno de los períodos de la señal FPG se ve afectado por varios factores, incluyendo la presión arterial, el ritmo de respiración del sujeto, y las características de absorción de luz debido a la composición de la sangre [12].

La información sobre el RC se obtiene de la componente CA de dicha señal. Mediante la identificación de la frecuencia de la componente CA se puede determinar el valor del ritmo cardiaco. Una vez que se logra la obtención de la señal fotopleletismográfica, así como la estimación de la frecuencia que la caracteriza se puede calcular el ritmo cardiaco mediante la ecuación 1.1 [10]:

$$RC = \frac{F * 60s}{min} \quad (1.1)$$

Donde  $F$  viene dada por la ecuación 1.2 y es la frecuencia de la señal RC, en Hz, y  $T$  es el periodo de la misma señal en segundos.

$$F(Hz) = \frac{1}{T(s)} \quad (1.2)$$

### 1.3.1 Características ópticas de la señal FPG.

La interacción de la luz con el tejido biológico es compleja e incluye los procesos ópticos de difusión, absorción, reflexión, transmisión y fluorescencia. Los fotones emitidos por una fuente de luz que llegan a la piel son difundidos y absorbidos por los tejidos y la sangre. En la señal FPG, se puede determinar que la absorción de la luz debida a la sangre es mayor que la de los tejidos circundantes para determinadas longitudes de onda. De esta forma, la cantidad de luz que llega al fotodetector es una medida del volumen sanguíneo en la región de medida de acuerdo con la ley de Lambert-Beer según se expresa en la ecuación 1.3:

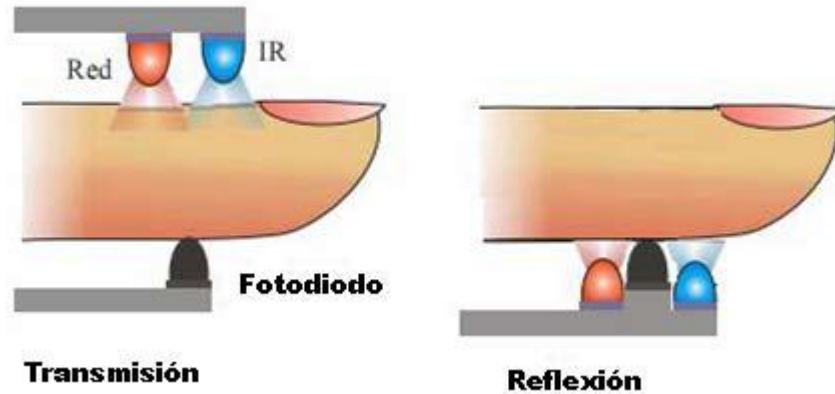
$$R_p = \frac{P_r}{P_t} = 10^{-\alpha l} = 10^{-\epsilon c l} \quad (1.3)$$

Esta ley establece que existe una dependencia logarítmica entre la transmisión ( $R_p$ ) de la luz a través de una sustancia, el producto del coeficiente de absorción de la sustancia ( $\alpha$ ) y la distancia que recorre la luz a través del material ( $l$ ). El coeficiente de absorción se puede escribir como el producto del coeficiente de absorción molar de la sustancia o absorbencia molar ( $\epsilon$ ) y la concentración del mismo ( $c$ ). Donde  $P_t$  y  $P_r$  son la potencia transmitida y recibida respectivamente. Por tanto, la señal registrada presenta una relación directa con la perfusión sanguínea, cuanto mayor es el volumen sanguíneo, mayor es la absorción de la luz. Sin embargo, los intentos de cuantificar la amplitud del pulso de la onda han sido infructuosos [6, 10, 13].

### 1.3.2 Métodos de registros.

La señal fotopletiomográfica se puede obtener mediante diferentes configuraciones del transductor: por transmisión, donde se coloca el tejido a ser evaluado entre el emisor (LED) y el receptor (fotodetector); por reflexión, donde se coloca el emisor y el receptor en el mismo plano paralelo al tejido a evaluar (Figura 1.3) y una tercera, empleada

ocasionalmente, donde el emisor y receptor se colocan en planos a 90 grados [14].



**Figura 1.3 Configuraciones de transmisión y reflexión del transductor.**

Las señales brindadas producto a los cambios de volumen de la sangre en el tejido, tienen particularidades referentes al proceso que las involucra ya sea la transmisión o la reflexión [15]. Por ejemplo, aumentando el volumen de sangre en el tejido disminuye la luz que es capaz de transmitirse a través del él, pero ocurre el efecto opuesto en la luz reflejada.

Lo anterior se justifica debido a que mientras más sangre hay en el tejido, más luz que pasa a través de él se bloquea. Dado que esto mejora la cantidad de luz que es reflejada, la señal observada en la configuración de reflexión aumenta. Del mismo modo, cuando la luz se bloquea, no llega suficiente luz al fotodetector en la configuración de transmisión, y por lo tanto ocurre una disminución en la señal que se observa [15].

En cuanto a la aplicación, la configuración de transmisión es utilizada en las zonas del cuerpo que presentan adecuada transmisión de luz, por ejemplo, los dedos o lóbulos de las orejas. Sin embargo, la configuración de transmisión no se puede utilizar en otras áreas del cuerpo donde existan obstáculos como los huesos o los músculos en la zona a ser tratada, al tener la luz que recorrer trayectorias más largas que en zonas delgadas como los lóbulos de las orejas. En tales escenarios, la configuración de reflexión es más útil, siempre que el sistema vascular esté disponible cerca de la superficie de la piel, por ejemplo, la frente, la muñeca o el antebrazo [15].

La configuración de reflexión no se limita a las zonas donde la configuración de transmisión no se puede utilizar. Puede ser empleada para medir la señal FPG del lóbulo de la oreja o los dedos del mismo modo que la configuración de transmisión. Sin embargo,

debido a su fina área transversal, los dedos y los lóbulos de las orejas transmiten gran parte de la luz dirigida a través de ellos, dando lugar a una señal de intensidad baja en la configuración de reflexión [15].

La configuración de reflexión es más susceptible a los artefactos de movimiento que la configuración de transmisión. Esto se debe a que los transductores en la configuración de transmisión tienen la oportunidad de distribuir su peso alrededor del área de la sección transversal en el lugar de la medición, al encontrarse el fotodetector en el plano opuesto al LED. Sin embargo, los transductores en la configuración de reflexión están diseñados con el fotodetector y el LED en el mismo plano. Esto los deja vulnerables a los movimientos debido a su propio peso y por cualquier movimiento del usuario. No obstante, siempre que el transductor esté bien fijado a la zona de medición del cuerpo, los artefactos de movimiento pueden ser minimizados [15, 16].

### 1.3.3 Ruidos.

Una de las principales limitaciones de la señal FPG son los artefactos. Movimientos transitorios del sensor que se reflejan en la señal como una distorsión de las oscilaciones que limitan en muchos casos sus aplicaciones prácticas. La Figura 1.4 muestra ejemplos de artefactos de la señal FPG, donde las zonas afectadas han sido marcadas con una línea horizontal. Las principales causas de dichos artefactos son las flexiones del dedo, presiones en las sondas o en el sensor y movimientos de la mano. Resulta esencial una detección automática de los artefactos de movimiento y su separación de los segmentos de alta calidad en registros con gran variabilidad de la onda de pulso [6, 15, 17].

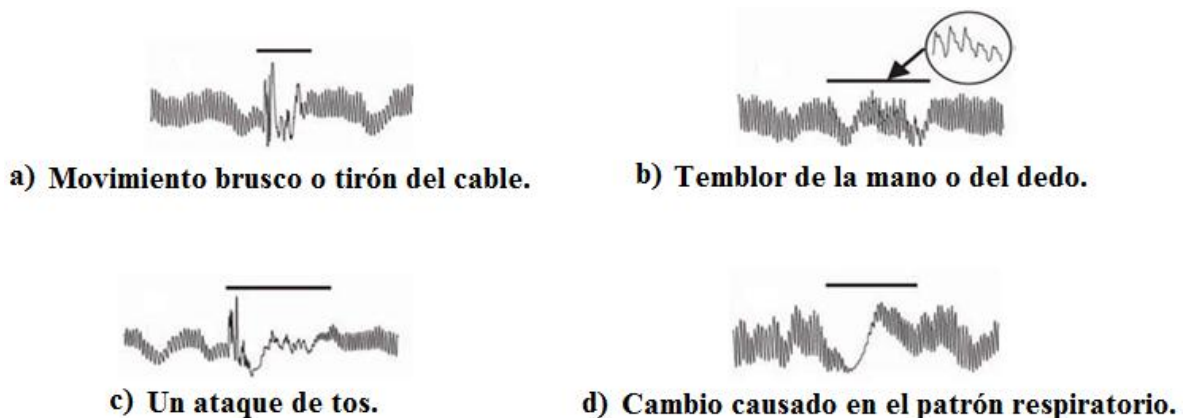


Figura 1.4 Movimiento brusco o tirón del cable del dispositivo FPG.

### 1.4 Sistemas Programables en un Chip (PSoC).

Los microcontroladores pueden considerarse como un computador en miniatura dentro de un solo encapsulado. Se utilizan actualmente para resolver los problemas planteados de control en diversos campos tales como en la informática y las telecomunicaciones, en la industria de los electrodomésticos, en la industria del automóvil, en la industria de la imagen y sonido, en la medicina, en aplicaciones militares, etc. En la actualidad existe una variada gama de dispositivos inteligentes que ofrecen facilidades de implementación de circuitos analógicos y digitales; entre ellos sobresalen los llamados Sistemas Programables en un Chip (PSoC) de *Cypress Microsystems*, que han probado ser una solución viable para múltiples aplicaciones [18].

La familia PSoC consiste de varios dispositivos con arreglo de señal mezclada (parte analógica y parte digital) y controlador *on-chip*. Estos dispositivos han sido diseñados para remplazar los componentes de los sistemas tradicionales basados en microcontroladores, por un solo componente, programable y de bajo costo. Un dispositivo PSoC incluye bloques configurables de lógica digital y analógica llamados módulos de usuario (MU), así como interconexiones programables. Esta arquitectura le permite al usuario crear configuraciones de periféricos a la medida, para satisfacer los requerimientos de cada aplicación individual. Adicionalmente se incluyen una CPU rápida, memoria de programa Flash, memoria de datos SDRAM, y E/S configurable, todo esto para un conjunto de encapsulados [18].

#### 1.4.1 Generalidades de los PSoC (Familia CY8C2xxxxPSoC1).

Los **PSoC** poseen dos grandes bloques, uno del tipo analógico y otro digital. Dichos bloques permiten implementar una serie de aplicaciones electrónicas. Además de unidad MAC (multiplicación por hardware de 8 por 8, con resultados de almacenamiento en 32 bits). El voltaje de funcionamiento oscila entre 3,3V y 5,25V. Cuenta con un reloj interno o externo con posibilidades de variar la frecuencia [18, 19]. Dentro de los distintos UM, disponen de:

- Filtros Analógicos.
- Amplificadores.
- Comparadores (8, 16, 32 bits)
- Conversores Análogo/Digital (de varios tipos y resoluciones).

- Conversores Digital/Analógicos (de varios tipos y resoluciones).
- Moduladores de Ancho de Pulso (PWM), de 8,16 y 32 bits.
- Contadores (8,16, 32 bits).
- Diferentes periféricos de comunicación (UART, SPI, IrDA).

También cuenta con una unidad de referencia de voltaje múltiple la cual permite variar el voltaje de referencia para trabajar con otros dispositivos. La cantidad de bloques internos como de puertas de salida depende de la familia seleccionada. La CPU (M8C) durante la programación almacena las instrucciones en una memoria Flash, la cual cuenta con 5 registros internos PC, SP, A, X, F, además de una ALU (Unidad Aritmética Lógica). La Unidad Generadora de Frecuencia es una etapa de vital importancia para la CPU, debido a las múltiples funciones que permite escoger y desarrollar al usuario, seleccionando diferentes frecuencias en forma simultánea. Las frecuencias seleccionadas son derivadas de la alimentación principal de 24MHz [18].

### 1.1.1 Sistema Analógico.

El sistema analógico, contiene bloques del tipo ACB (*Analog Continuo Blocks*) utilizado para amplificadores instrumentales, buffer, etc, también posee bloques del tipo ASC (*Capacitor Analog Conmute*) y ASD (*Analog System Device*) utilizados como capacitores conmutables [18, 19].

A continuación otras características de los bloques de los sistemas digitales:

ACB:

- Utilizados para colocar dispositivos que poseen una respuesta lineal respecto a su referencia.
- Se pueden unir bloque en cascada para una mayor amplificación.
- La referencia puede ser AGND (*Analog Ground*) o VSS (Tierra). De acuerdo a la experiencia del *webmaster*, el dispositivo siempre debe de estar diferenciado a AGND para actuar como amplificador.

ASC – ASD:

- Bloques implementados con tecnología de capacitores conmutados.



- En su interior encontramos amplificadores con entradas y salidas lineales, multiplexores y condensadores.
- Para ser conectados externamente, sino que deben pasar por un bloque ACB (norma de seguridad).

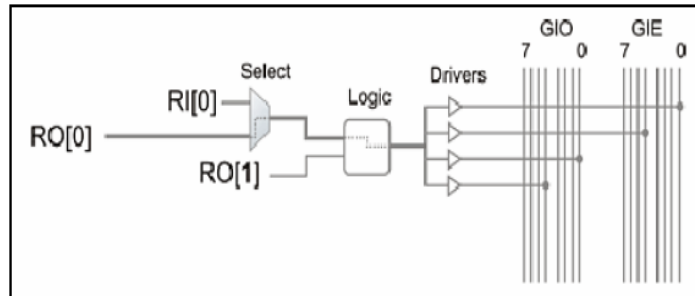
El microprocesador tipo PSoC permite escoger diferentes tipos de referencia de voltaje estable, de acuerdo a la utilidad y aplicación a desarrollar. Estos pueden ser RFHI (*Reference High*) seleccionado para voltajes positivos, REFLOW (*Reference Low*) para voltajes negativos, y AGND (*Analog Ground*) seleccionado para componentes análogos, indicando valores positivos con voltajes sobre AGND y voltajes negativos bajo AGND [18].

### 1.1.2 Sistema Digital.

El sistema digital, contiene bloques del tipo DCB (*Digital Communication Block*) donde la C indica que su utilización es para componentes de comunicación y bloques del tipo DBB (*Digital Basic Block*). Otras características de los bloques del sistema digital se mencionan a continuación [18, 19].

- La cantidad de bloques depende de la familia del microprocesador.
- Algunos componentes como los ADC consumen bloques del sistema digital y del analógico.
- Al seleccionar un componente digital, este puede ocupar 1, 2 o 3 bloques, los cuales pueden estar asentados en cualquier bloque disponible (DB o DC), más el número de su ubicación.

Los bloques del sistema digital quedan agrupados en columnas, la cantidad de bloques dependen de la familia del PSoC. A través de la línea de *Output Buffer* se direcciona la salida a un pin específico o bien enviarla a los bloques digitales. Brinda la opción de sumar lógicamente la salida de 2 columnas diferentes y se puede programar su salida mediante bloques lógicos [19]. Ver Figura 1.5.



**Figura 1.5 Salida lógica.**

#### 1.4.2 Herramientas de desarrollo de software.

En el desarrollo de aplicaciones para PSoC1 (herramienta de *software* utilizada en este trabajo) se emplean básicamente dos programas para *Windows*, el *PSoC Designer* y el *PSoC Programmer*, ambos pueden ser descargados gratuitamente del sitio Web de Cypress [20].

Además de los programas antes mencionados, existe una herramienta de programación visual también gratuita, llamada *PSoC Express*, donde los usuarios trabajan directamente con objetos tales como led, interruptores, sensores, entre otros, sin escribir una línea de código. También la firma *HI-TECH Software* ofrece un compilador de C para usarlo con *PSoC Designer* [20].

Para PSoC3 y PSoC5 la herramienta de desarrollo se llama *PsoC Creator*. Es una herramienta gráfica para la configuración del chip. Se apoya en un potente compilador de la conocida firma *Keil* para PSoC3 y de las herramientas GNU para ARM en el caso del PSoC5 [21].

#### 1.4.3 Herramientas de desarrollo de hardware.

Cypress divide el desarrollo de *hardware* para PSoC en 5 categorías principales: Kits Demostrativos, Kits de Evaluación, Kits de Desarrollo, Kits de Referencia de Diseño y Kits de Programación. *Cypress Semiconductor* además ofrece Accesorios y Kits de Componentes [21].

- Kits Demostrativos: Demostración de tecnologías (Ejemplo: *CapSense Kit* de Demostración, permite la demostración rápida y sencilla de un *PSoC CapSense* dispositivo habilitado (CY8C21434) para detectar proximidad. El kit también

incluye I2C a *USB Bridge*, permitiendo al *hardware* y al *software* de depuración de PSoC las solicitudes de conexión USB)

- Kits de Evaluación: Evaluación de tecnologías y herramientas de entrenamiento. (Ejemplo: CY3209-*ExpressEVK* contiene una versión mejorada del PSoC Express *World Tour* pensión (CY3121-Customer.) El kit incluye *software*, *hardware* y ejemplos de proyectos con el objetivo de ayudar a los diseñadores. El kit incluye comunicación inalámbrica, acelerómetro de detección, monitoreo de voltaje, etc.)
- Kits de Desarrollo: Plataformas completas para el desarrollo de aplicaciones. (Ejemplo: *CapSense* CY3280-BK1 universal es un controlador de juego diseñado para una fácil creación de prototipos y de depuración de diseños *CapSense* con controles pre-definidos, circuitos y los *plug-in* de *hardware*. El kit contiene los tableros de control para dispositivos PSoC CY8C20x34 y CY8C21x34, así como una placa módulo universal.
- Kits de Programación: Herramientas de programación y emulación. (Ejemplo: CY3215-DK este kit contiene herramientas para emulación y programación.)
- Kits de Componentes y Accesorios: Partes de reemplazo, adaptadores, módulos para funciones especiales, etc. (Ejemplo: CY3210-21x23 proporciona una evaluación de la familia PSoC CY8C21x23 de dispositivos en cualquier kit de desarrollo).

## CAPÍTULO 2. MATERIALES Y MÉTODOS

Este capítulo está enfocado en la descripción de los materiales y métodos utilizados durante todo el proceso investigativo. Además se muestra un diagrama de los diferentes bloques que conforman el diseño propuesto para dar cumplimiento a los objetivos trazados.

### 2.1 Diagrama del sistema para determinar y visualizar el ritmo cardiaco a partir del procesamiento de la señal FPG.

Para la determinación y visualización del ritmo cardiaco a partir de la señal FPG adquirida por el sensor óptico se propuso un sistema que tiene como diagrama general el mostrado en la Figura 2.1; el mismo contiene una etapa analógica que cuenta con los componentes necesarios para la alimentación del sistema además del acondicionamiento y amplificación de la señal. Cuenta también con una etapa digital controlada por el procesador PSoC CY8C29466, encargado de los procesos de filtrado de la señal, así como la determinación, transmisión y visualización del RC.

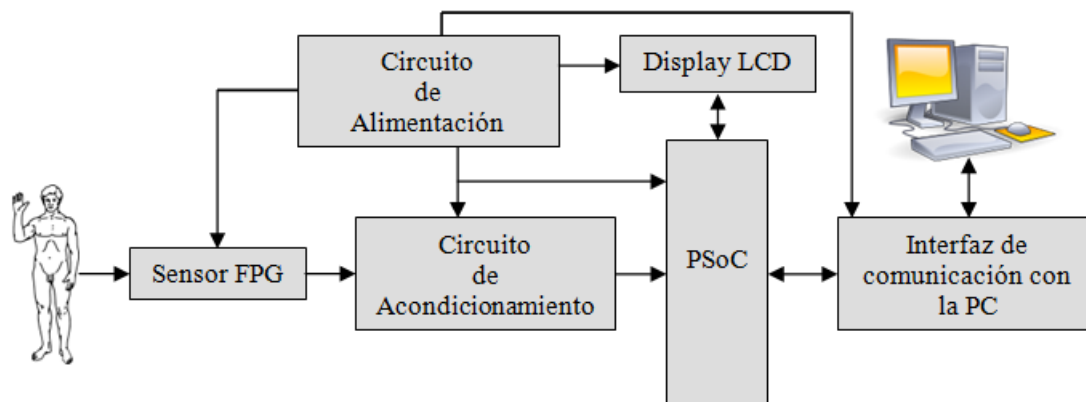


Figura 2.1 Diagrama general del sistema.

### 2.1.1 PSoC: CY8C29466.

El sistema estará controlado por el PSoC CY8C29466, este es un chip de la generación PSoC1 con un procesador interno del tipo M8C con velocidad de hasta 24MHz y arquitectura *Harvard*. El voltaje de alimentación es de 3.0 a 5.25V, aunque puede ser bajado a 1V, usando *SMP* (*switch mode pump*). El rango de temperatura de trabajo varía de  $-40^{\circ}\text{C}$  a  $+85^{\circ}\text{C}$ . Consta de 28 pines y se puede encontrar en varios encapsulados (PDIP, SSOP, SOIC), además posee una memoria tipo flash de 32 Kilobytes para el almacenamiento de programas y 2 Kilobytes de memoria de acceso aleatorio estática (SRAM) para el almacenamiento de datos. Cuenta con una memoria de tipo EEPROM con emulación en flash y la opción de programación con el protocolo *in-system serial programming (ISSP)* [22]. Este chip presenta cuatro áreas fundamentales: núcleo o procesador, sistema digital, sistema analógico y recursos del sistema, Figura 2.2.

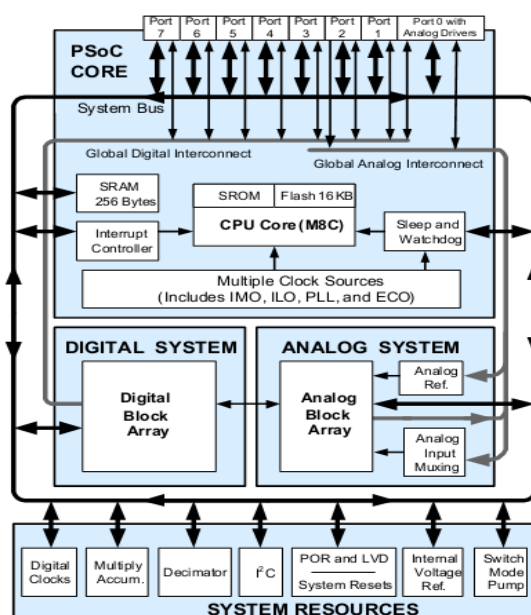


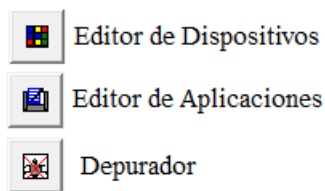
Figura 2.2 Arquitectura del PSoC CY8C29466-24PXL.

El sistema analógico posee entradas *rail-to-rail*, cuenta con amplificadores operacionales de bajo *offset* de entrada ( $< 5\text{ mV}$ ) y bajo ruido de entrada ( $< 80\text{ nV}/\sqrt{\text{Hz}}$ ), amplificadores operacionales con entradas diferenciales y ganancias programables de hasta 48x, 8 puntos de referencia analógica seleccionables, comparadores que poseen 16 umbrales seleccionables y de baja potencia ( $< 15\text{ }\mu\text{A}$ ), topologías de amplificadores de

instrumentación de dos y tres operacionales que poseen ganancia de hasta 93x, filtros de 2, 4, 6 u 8 polos pasa-banda, paso-bajo y *notch*. Por su parte el sistema digital posee 16 bloques, de los cuales 8 son básicos y 8 de comunicaciones, cada bloque posee 8 bits de recurso que pueden ser usados solo o con otros bloques, en dependencia del módulo de usuario que se seleccione [22, 23]. En este sistema pueden ser configurados contadores, temporizadores y moduladores de ancho de pulso (PMWs), todos estos de 8 a 32 bits, puede ubicarse además en este sistema el Receptor-transmisor asincrónico (UART) de 8 bits con la posibilidad de seleccionar su paridad. El sistema también cuenta con recursos adicionales, dentro de los que se encuentra el *Watchdog*, *sleep timers*, detector de caída de voltaje, comunicación I2C esclavo, *master* y *multimaster* a 400kHz. Posee además una referencia interna de voltajes de 1.3V, permitiendo la existencia de una referencia absoluta para sistemas analógicos, incluyendo conversores análogos digitales y digitales analógicos [22, 24].

## 2.2 PSoC Designer.

Para realizar la configuración del PSoC se utilizó el *PSoC Designer*, *software* de desarrollo por medio del sistema de aplicación *System-on-Chip* (Sistemas en Chip) de *Cypress* que permite la programación de los dispositivos en lenguaje ensamblador y C, este se divide en tres grandes subsistemas: Editor de dispositivos (*Device Editor*), Editor de aplicaciones (*Application Editor*), Depurador (*Debugger*) [23], estos se encuentran identificados por los íconos mostrados en la Figura 2.3, conformando parte de la barra de herramientas de *PSoC Designer*.

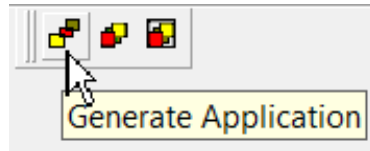


**Figura 2.3** Íconos de la barra de Herramientas del *PSoC Designer*.

### 2.2.1 Editor de dispositivos.

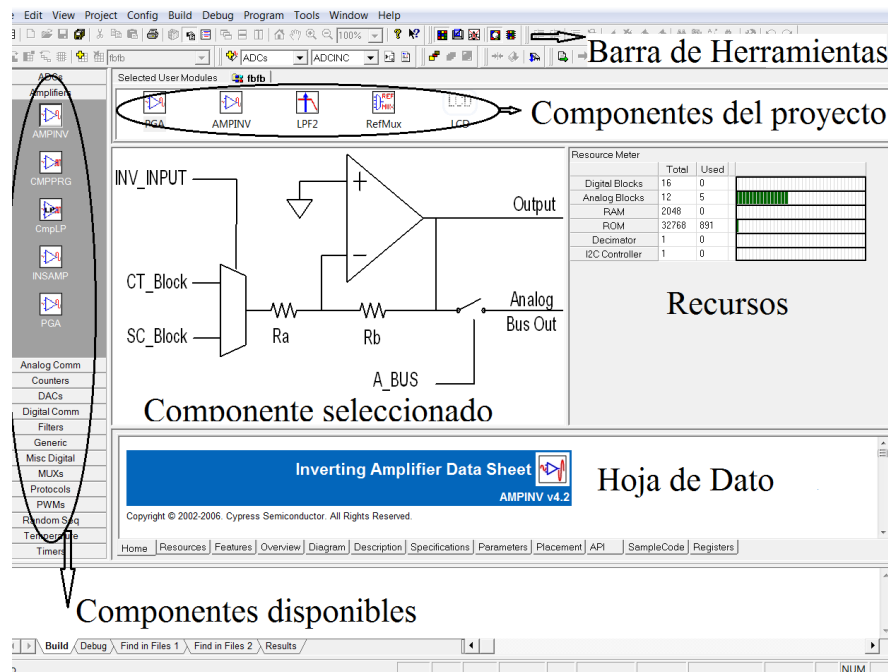
En este subsistema se realiza la configuración del PSoC; seleccionando los periféricos analógicos y digitales que se necesitan para una aplicación particular. Una vez finalizada

esta etapa se generan los ficheros necesarios de configuración utilizando la opción *Generate Application* (Generar Aplicación) como se muestra en la Figura 2.4.



**Figura 2.4 Generar aplicación.**

Este subsistema se divide en dos partes *Selection view* (Vista de selección), donde se seleccionan los componentes disponibles en las librerías y se incluyen dentro de la configuración del C.I y *Interconnect view* (Vista de conexión), que brinda las herramientas necesarias para la conexión de los diferentes bloques que configuran las matrices analógicas y digitales [23], como se muestra en la Figura 2.5.



**Figura 2.5 Editor de dispositivos.**

### 2.2.2 Editor de aplicaciones.

En este subsistema se incluye el código principal del programa que debe ejecutar el núcleo microcontrolador como indica la Figura 2.6.

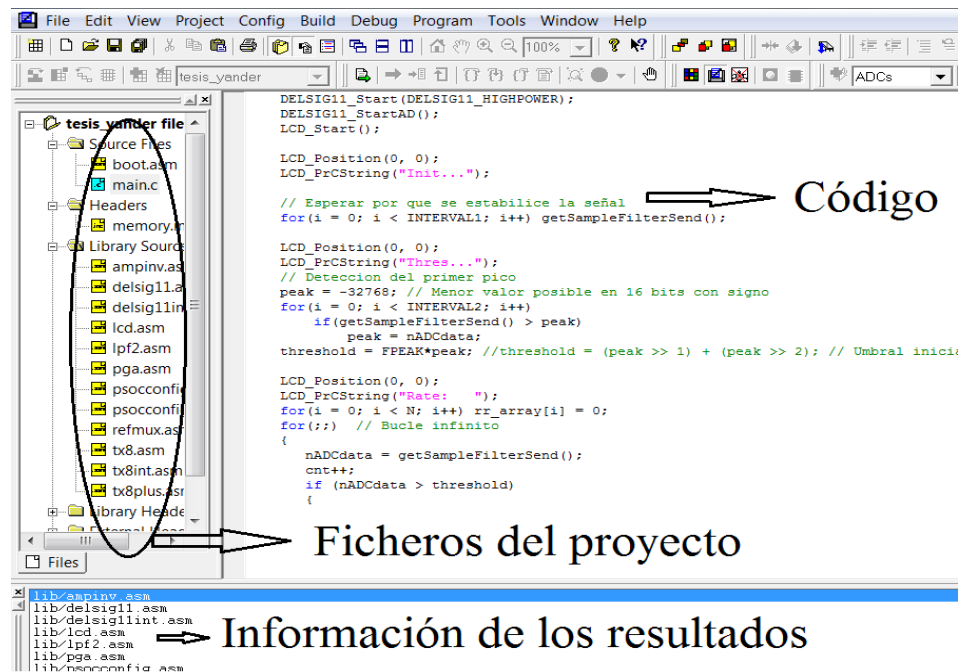


Figura 2.6 Editor de aplicaciones.

### 2.2.3 Depurador.

Este subsistema se utiliza para la ejecución de los programas, para ello se debe configurar los *Global Resources* (Fuentes Globales), los parámetros de los módulos a utilizar y también se haya incluido el código principal del programa. En él se puede obtener información de los errores y de *warnings*; diagnóstico de la RAM, la flash [22, 23], entre otros (Figura 2.7).

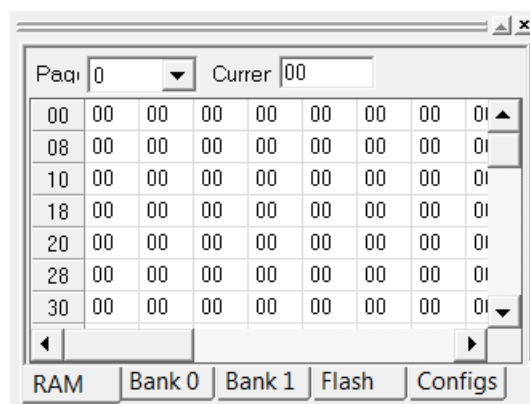


Figura 2.7 Depurador.



### 2.2.4 PSoC Programmer.

Una vez diseñado y compilado el programa, el archivo.hex se carga al microcontrolador mediante el *PSoC Programmer* (Figura 2.8) y un *hardware* de programación, este software brinda al usuario una sencilla interfaz gráfica de usuario para programar y configurar el PSoC [20, 21].

*PSoC Programmer* proporciona una capa de *hardware* dinámica para diseñar aplicaciones personalizadas o utilizar los ejemplos actuales de código para pruebas de *hardware* y *firmware* diseños [21], también permite al usuario conectarse a diversos equipos de programación soportando los siguientes dispositivos:

- PSoC1 (CY8C2xxxx)
- PSoC3 (CY8C3xxxx)
- PSoC5 (CY8C5xxxx)
- Cypress Clock Devices
- CapSense Express

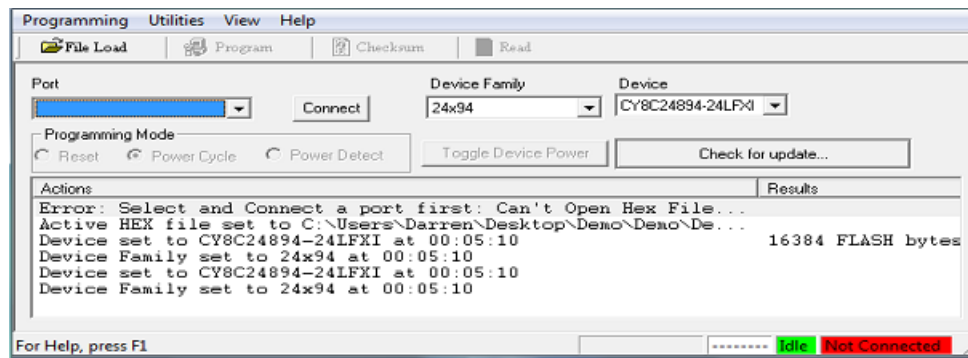


Figura 2.8 Interfaz gráfica del PSoC Programmer.

### 2.3 Matlab.

Para adquirir los datos en la PC enviados por el PSoC mediante la comunicación serie RS-232 se utilizó el Matlab (Laboratorio de Matrices), este es un *software* matemático que ofrece un entorno de desarrollo integrado (IDE) con un lenguaje de programación propio (lenguaje M). Está disponible para las plataformas *Unix*, *Windows* y *Apple Mac OS X*. Entre sus prestaciones básicas se hallan: la manipulación de matrices, la representación de datos y funciones, la implementación de algoritmos, la creación de interfaces de usuario

(GUI) y la comunicación con programas en otros lenguajes y con otros dispositivos *hardware*. El paquete MATLAB dispone de dos herramientas adicionales que expanden sus prestaciones, a saber, Simulink (plataforma de simulación multidominio) y GUIDE (editor de interfaces de usuario - GUI). Además, se pueden ampliar las capacidades de MATLAB con las cajas de herramientas (*toolboxes*); y las de Simulink con los paquetes de bloques (*blocksets*) [25, 26].

## **2.4 Proteus (electrónica).**

Para el desarrollo de tareas tales como la simulación y diseño del circuito impreso se utilizó el Proteus, este es una compilación de programas de diseño y simulación electrónica, desarrollado por *Labcenter Electronics* que consta de dos programas principales: Ares e Isis, y los módulos VSM y Electra. Una de las prestaciones de Proteus, integrada con ISIS, es el Sistema Virtual de Modelado (VSM), con la cual se puede simular en tiempo real; todas las características de varias familias de microcontroladores, introduciendo nosotros mismos el programa que controlará el microcontrolador y cada una de sus salidas, y a la vez, simulando las tareas que queramos que lleve a cabo con el programa [27, 28].

### **2.4.1 ISIS.**

Para la selección e interconexión de los componentes y la simulación de algunos de los bloques del sistema se utilizó el programa ISIS (Sistema de Enrutado de Esquemas Inteligente) permite diseñar el plano eléctrico del circuito que se desea realizar con componentes muy variados, desde simples resistencias, hasta alguno que otro microprocesador o microcontrolador, incluyendo fuentes de alimentación, generadores de señales y muchos otros componentes con prestaciones diferentes. Los diseños realizados en Isis pueden ser simulados en tiempo real, mediante el módulo VSM, asociado directamente con ISIS [27, 28].

### **2.4.2 ARES.**

Para obtener el circuito impreso se utilizó el ARES, que como sus siglas lo indican este es un *Software* de Edición y Ruteo Avanzado; es la herramienta de enrutado, ubicación y edición de componentes. Se utiliza para la fabricación de placas de circuito impreso, permitiendo editar generalmente, la capa superficial (*Top Copper*), y de soldadura (*Bottom*

*Copper*). Este proceso se puede realizar de manera manual o automática; el primero consiste en ubicar cada uno de los componentes del circuito y realizar cada una de las conexiones, prestando especial atención al Verificador de Reglas de Diseño (DRC), en el segundo el programa realiza una ubicación de los componentes optimizando el área que estos ocupan, de manera que esta sea la menor posible sin que afecte la correcta funcionalidad del circuito, una vez ubicados todos los componentes trazará automáticamente las pistas realizando varias pasadas para optimizar el resultado. Con Ares además se puede tener una visualización en 3D del PCB que se ha diseñado, al haber terminado de realizar la ubicación de piezas, capas y ruteo, con la herramienta "*3D Visualization*", en el menú *output*, la cual se puede demorar, solo haciendo los trazos un periodo de tiempo un poco más largo que el de los componentes, los cuales salen al empezar la visualización en 3D [27, 28].

## 2.5 Sensor FPG.

Para la adquisición de la señal FPG fue utilizado el sensor óptico modelo TL-201T de Nihon Kohden mostrado en Figura 2.9, el cual obtuvimos de un equipo médico en desuso. Este es utilizado en los equipos BEDSIDE MONITOR BSM-2300A/K y OVP 1500. El sensor presenta dos elementos emisores, diodos LED uno es de color rojo, con longitud de onda de 660 nm y el otro está en el infrarrojo, con longitudes de onda entre 905 y 940 nm, los cuales convierten la energía eléctrica en energía óptica, trabajan en un amplio rango de temperaturas con pequeños desplazamientos en la longitud de onda del pico de emisión y tiene un tiempo de vida útil de aproximadamente  $10^5$  h [29, 30].



**Figura 2.9 Sensor óptico modelo TL-201T.**

El sensor utiliza un fotodiodo como receptor de la luz transmitida a través del dedo índice, generando una corriente proporcional a la luz recibida. La conexión de este al circuito de

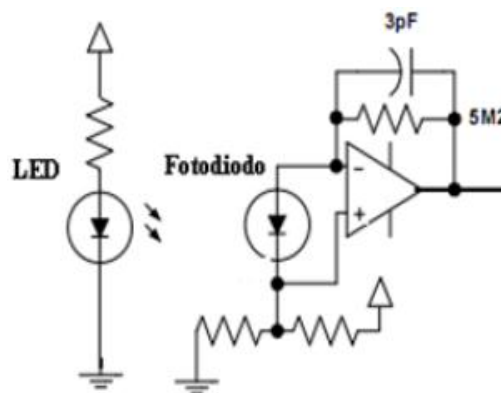
acondicionamiento se realiza a través de un conector del tipo DB9; del cual se presenta la distribución de los pines en la Tabla 2.1.

**Tabla 2.1: Características de los pines del sensor TL-201T.**

Pin	Descripción
1	Cátodo LED R
2	-
3	-
4	-
5	Cátodo Fotodiodo
6	Cátodo LED IR
7	-
8	Ánodo LED IR, ánodo LED R
9	Ánodo Fotodiodo

## 2.6 Circuito de acondicionamiento.

Para elevar los niveles de corriente generados por el fotodiodo del sensor se utilizó el circuito de acondicionamiento que se muestra en la Figura 2.10 [31]; consiste en un amplificador de transimpedancia, el cual convierte la corriente generada por el fotodiodo en un voltaje proporcional al valor del resistor y a la corriente que por él circula.



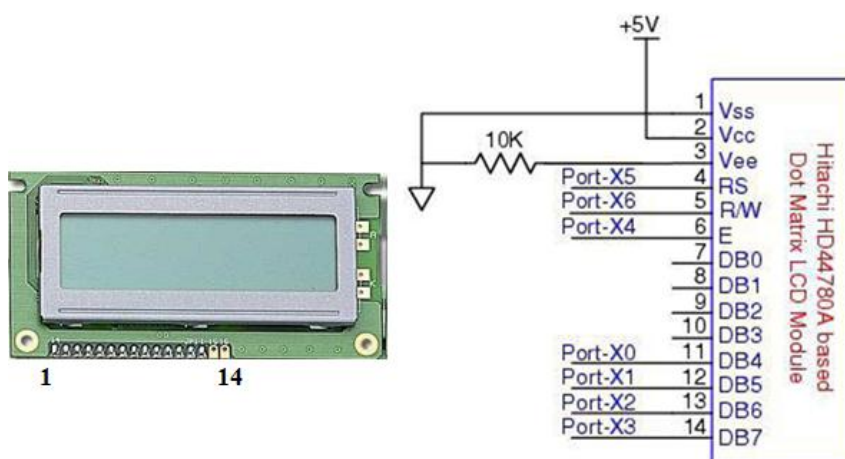
**Figura 2.10 Circuito de acondicionamiento.**

Por consiguiente los valores del resistor utilizados son altos para lograr una mayor amplificación, paralelo a este se encuentra un capacitor para realizar un filtrado a las altas frecuencias y evitar las oscilaciones del amplificador operacional; existen otras variantes de

estos circuito que emplean configuraciones de tres operacionales las cuales poseen la ventaja de ser menos vulnerables al ruido [31], pero por problemas de costo y disponibilidad de componentes, se decidió trabajar con la variante anteriormente descrita empleando como operacional un LM358AD (Anexo I).

## 2.7 Display LCD.

La Figura 2.11 muestra la distribución de los pines del display LCD Hitachi modelo HD44780 fabricado por la industria estándar de Hitachi, el cual se utiliza para mostrar la cantidad de latidos por minuto previamente determinados por el PSoC.



**Figura 2.11 Distribución de los pines del display LCD.**

Además de mostrar números y palabras, permite visualizar gráficos de barra, utiliza para la conexión con el PSoC 7 pines entre los que se encuentra DB4-DB7 para la recepción de los datos, E para habilitar o deshabilitar la recepción de los datos, R/W selecciona el modo de operación en un instante determinado ya sea lectura o escritura (0=escritura 1=lectura) y RS selecciona el registro en el cual se trabajará. Para la alimentación se utilizan 3 pines Vcc(+5V), Vss y Vee, conectados a tierra a través de un resistor variable de 10K para controlar el nivel de intensidad con que se muestran los datos en pantalla, los pines DB0-DB3 para algunos modelos de chip pueden estar conectados a tierra a través de resistores de 10K, que no es el caso en nuestro modelo [32].

## 2.8 Circuito de alimentación.

Para el funcionamiento de nuestra aplicación es necesario alimentar el sistema con +5V, ya que todos los bloques que lo conforman utilizan este voltaje de alimentación, para ello se utiliza una batería de 9V o 6 baterías de 1.5V; para estabilizar el voltaje se utilizó un L7805C como regulador de tensión [33], empleando la configuración que se muestra en la Figura 2.12.

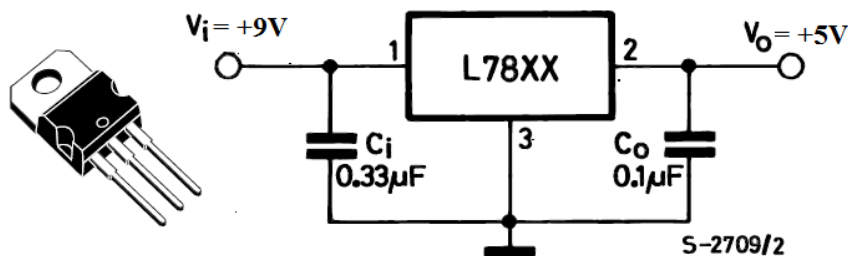


Figura 2.12 Circuito de alimentación.

Varias son las ventajas que proporcionan las baterías como fuentes de alimentación, una de las más importantes es el aislamiento galvánico, además se logra suavizar el efecto del ruido de la línea de potencia, algo muy ventajoso cuando se trabaja con señales de bajos niveles de amplitud, por otra parte convierte la aplicación en un sistema portátil, lo que posibilita que pueda ser utilizado en diferentes actividades prácticas sin importar las condiciones que brinde el lugar.

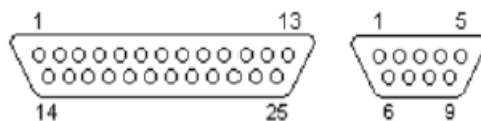
## 2.9 Comunicación del sistema con la PC.

Como parte de las potencialidades de PSoC, este nos brinda la posibilidad de comunicación con otros dispositivos, utilizando para ello las interfaces RS-232 (para comunicación serie), IrDA (por infra-rojo) y USB (*Universal Serial Bus*) [34]. En nuestra aplicación por problemas de disponibilidad de *hardware* se decidió establecer la comunicación del sistema con la PC mediante la interfaz RS-232.

### 2.9.1 RS-232.

La norma RS-232 permite interconexión DTE-DCE (punto a punto), a velocidades de hasta 20 Kbits/s, con transmisión síncrona o asíncrona y modos *half-duplex* y *full-duplex*. Se rige por tres especificaciones: Eléctrica, Mecánica y Funcional. La especificación eléctrica impone transmisión no balanceada (referencias a 0 V), limitación de corriente a 0,5 A, con

capacitancia máxima de 2500 pF; además los niveles lógicos del “0” (entre 3 V y 12 V) y el “1” (entre -12 V y -3 V), con lógica negativa. La especificación mecánica establece la longitud del cable limitada a 15 m y los conectores DB25, DB9 de 25 y 9 pines respectivamente (Figura 2.13).



**Figura 2.13 Conectores machos DB25 y DB9.**

Por último, la especificación funcional establece las líneas de datos (TxD y RxD); de control de flujo: *Request to send* (RTS), *Clear to send* (CTS) y *Data Carrier Detected* (CD o DCD); de establecimiento de conexión: *Data Terminal Ready* (DTR), *Data Set Ready* (DSR) y *Ring Indicator* (RI); así como las de referencia: Masa (GND) y Masa de protección (SGH) [34]. La Tabla 2.2 resume las conexiones asociadas a la norma RS-232.

**Tabla 2.2: Conexiones asociadas a la norma RS232.**

Señal		DB-25	DE-9
Common Ground	G	7	5
Transmitted Data	TD	2	3
Received Data	RD	3	2
Data Terminal Ready	DTR	20	4
Data Set Ready	DSR	6	6
Request To Send	RTS	4	7
Clear To Send	CTS	5	8
Carrier Detect	DCD	8	1
Ring Indicator	RI	22	9

Antes de iniciar cualquier comunicación con el puerto RS232 se debe determinar el protocolo a seguir dado que el estándar no permite indicar en qué modo se está trabajando, es la persona que utiliza el protocolo la que debe decidir y configurar ambas partes antes de iniciar la transmisión de datos. Los parámetros a configurar son los siguientes:

- Protocolo serie (número de bits-paridad-bits de parada)
- Velocidad de puerto
- Protocolo de control de flujo (RTS/CTS o XON/XOFF).

### 2.9.2 Circuito adaptador de niveles.

Como la señal procedente del PSoC está comprendida entre 0 y 5 V, y los niveles de voltaje del puerto serie de la PC son de  $\pm 12$  V, se necesita un circuito capaz de ajustar dichos niveles. Para ello se puede utilizar el circuito integrado MAX232 o el HIN232CP [35], los cuales permiten convertir señales TTL/CMOS a RS-232. Se ha decidido por el difícil acceso a estos dispositivos, emplear otros circuitos que tengan las mismas funciones. Para ello se empleó el circuito mostrado en la Figura 2.14; compuesto por el optoacoplador CNY17-3 recuperado de un equipo en desuso y dos resistores que complementan su correcto funcionamiento, proporcionando de esta manera su fácil implementación y el aislamiento galvánico entre el sistema y la PC.

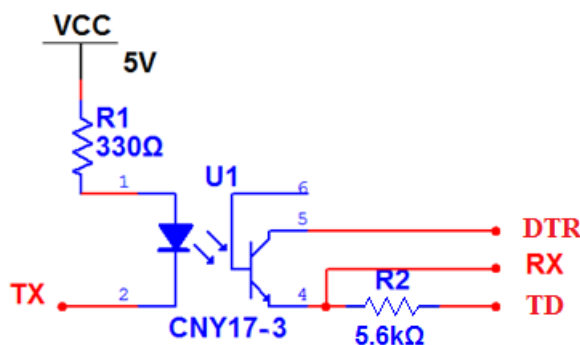
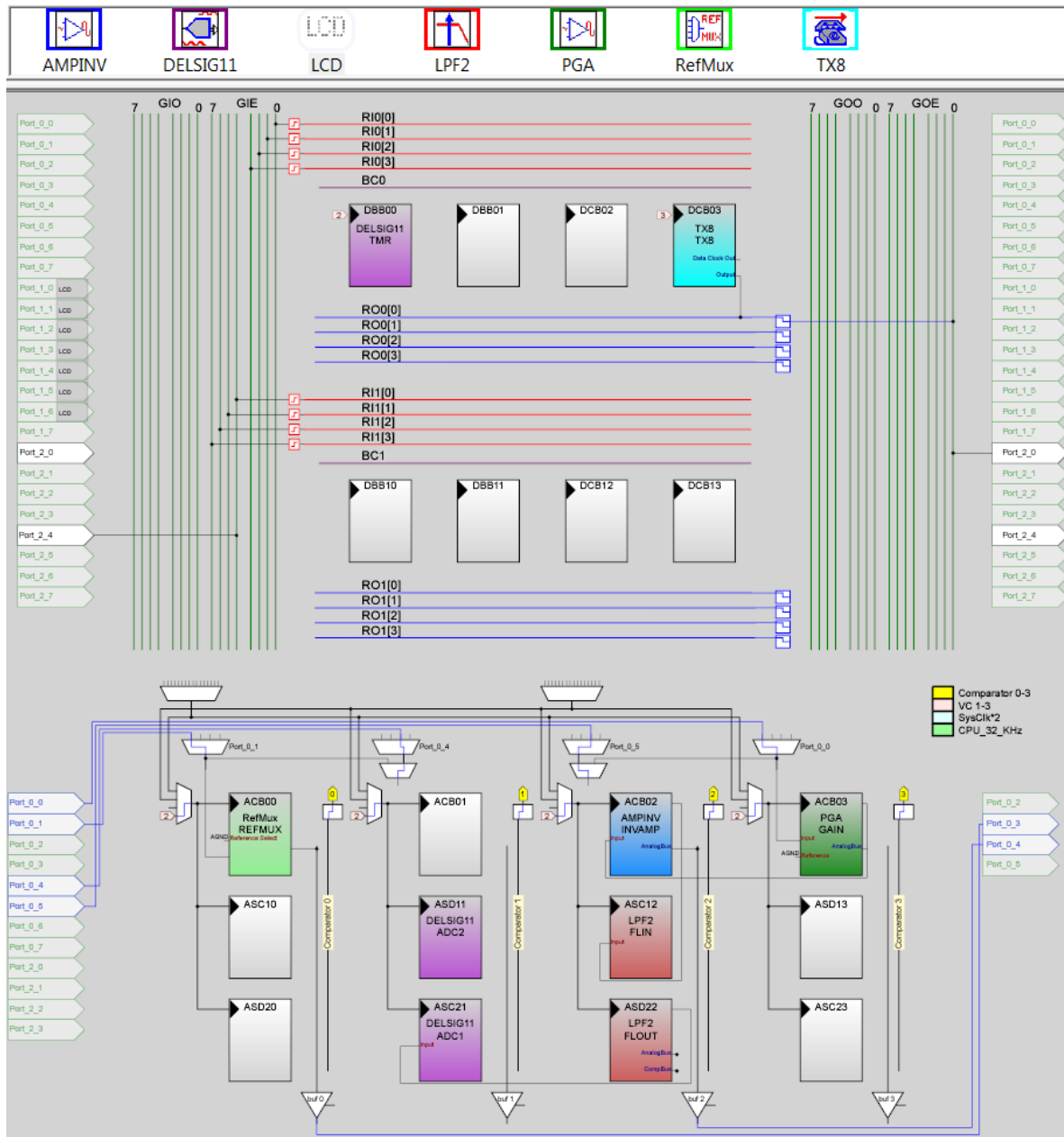


Figura 2.14 Circuito adaptador de niveles.

### 2.9.3 Configuración del PSoC.

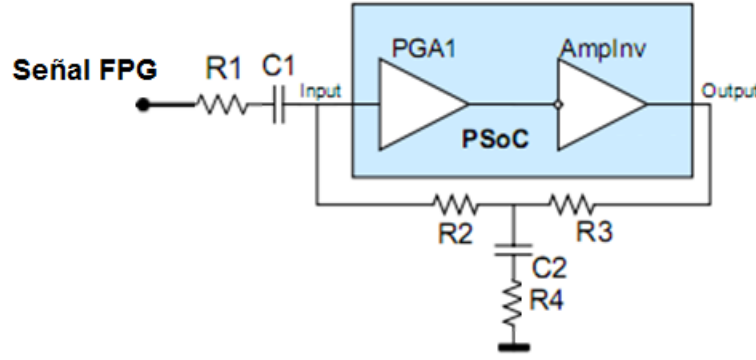
Acondicionada la señal FPG, solo queda realizar el procesamiento adecuado para extraer de ella la información necesaria y determinar el ritmo cardiaco, para ello se seleccionaron un conjunto de módulos de usuario los cuales se interconectaron y configuraron convenientemente. Con ellos se realizaron procesos de amplificación, filtrado, conversión A/D y la comunicación serie con la computadora, quedando ubicados como se muestra en la Figura 2.15.





**Figura 2.15** Interconexiones entre los módulos de usuarios y los puertos del PSoC.

Inicialmente se utiliza un amplificador de ganancia programable (PGA) representado por el color verde oscuro, con entrada analógica por el pin 24 (P0 [0]), tomando como entrada la salida del PGA se conecta un amplificador inversor (AMPINV), identificado con el color azul oscuro, la salida de este se conecta al *buffer* 2 y este a su vez tiene salida por el pin 26 (P0 [4]); entre la entrada del PGA y la salida del AMPINV, se colocan un conjunto de componentes pasivas como se muestra en la Figura 2.16.



**Figura 2.16 Filtro de alta ganancia.**

Con esta configuración se logra un filtro paso alto de alta ganancia, con el cual se eliminan las componentes de corriente directa (DC) introducidas por el voltaje *offset* de los amplificadores, evitando así la saturación del convertidor A/D producto al corrimiento de la línea base de la señal [36]. Su implementación se rige por los siguientes criterios de diseño:

Criterios de diseño:

- $R_1 < R_2 < R_3$
- $R_3 > R_4$
- $C_1 < C_2$

Ecuaciones de diseño:

$$K(p) = -\frac{a_2 p^2 + a_1 p}{b_2 p^2 + b_1 p + b_0} \cdot k; \quad (2.1)$$

$$a_2 = C_1 C_2 (R_2 R_3 + R_2 R_4 + R_3 R_4); \quad (2.2)$$

$$a_1 = C_1 (R_2 + R_3); \quad (2.3)$$

$$b_2 = C_1 C_2 R_3 (R_1 + R_2) + C_1 C_2 R_4 (R_1 + R_2 + R_3 + k R_1); \quad (2.4)$$

$$b_1 = C_1 (R_1 + R_2 + R_3) + C_2 R_3 + k C_1 R_1 + (1 + k) C_2 R_4; \quad (2.5)$$

$$b_0 = k + 1. \quad (2.6)$$

$$\omega_r^2 = \frac{b_0}{b_2} \quad (2.7)$$

Conociendo que:

$$w = 1 / 2\pi f_c \quad (2.8)$$

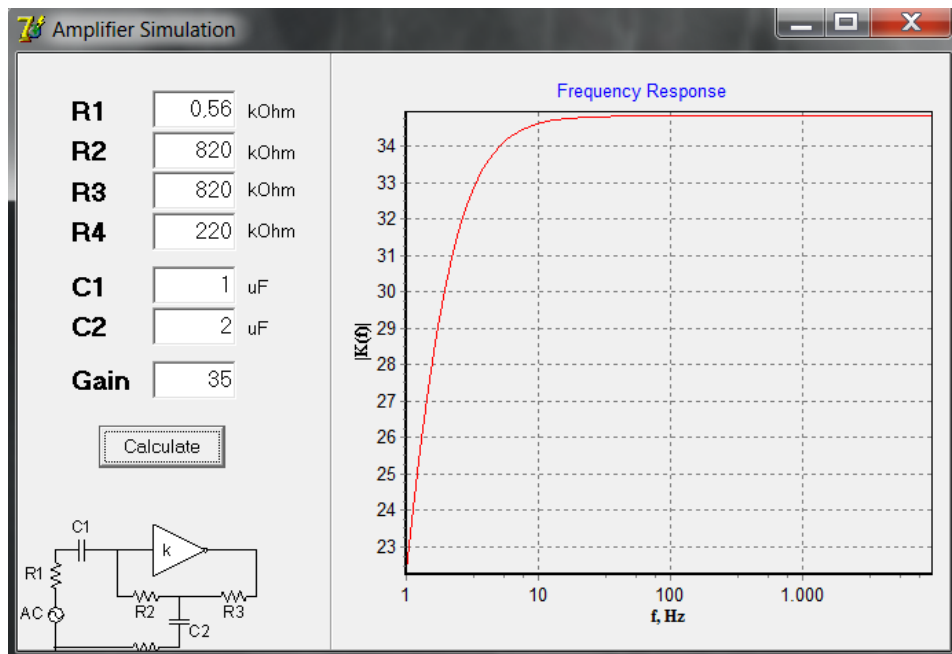
Donde:

$w$  : representa la frecuencia en radianes/segundo.

La frecuencia en Hz se determina mediante la ecuación 2.9, resultado de la combinación de las ecuaciones 2.7 y 2.8.

$$f_c = \frac{\sqrt{b_0/b_2}}{2\pi} \quad (2.9)$$

Utilizando el *software* Gain brindado gratuitamente por Cypress en su sitio web se puede lograr una buena respuesta de este filtro, estableciendo una ganancia y combinando los valores de los componentes pasivos se logra la respuesta de frecuencia mostrada en la Figura 2. 17.



**Figura 2. 17: Respuesta de frecuencia del filtro utilizando el *software* Gain.**

Es válido aclarar que para diseñar el filtro se toma en cuenta el voltaje de salida del amplificador de transimpedancia, este se encontraba por el orden de los 132 mV ( $V_i$ ), para lograr un voltaje de salida cercano a los 4.5 V ( $V_0$ ), se necesitaba una ganancia de 35 aproximadamente, esta se determina mediante la ecuación 2.10. De esta manera se logra aprovechar en gran medida el rango del convertidor sin llegar a saturarlo y se logra una frecuencia de corte de 0.6627 Hz dada por las características espectrales de la señal FPG.

$$Gain = \frac{V_o}{V_i} \quad (2.10)$$

Una vez amplificada la señal se coloca un filtro paso bajo *anti-aliasing* tipo Bessel (LPF2), este ocupa dos bloques analógicos de color rojo, la entrada de este está conectada a la salida del AMPINV, se configura para ganancia unitaria, frecuencia de corte 10 Hz, en correspondencia con las características espectrales de la señal FPG, frecuencia de muestreo 300 Hz para facilitar el tratamiento del ruido introducido por la línea de potencia. Además tiene retardo de fase lineal, siendo esta una de sus principales ventajas, ya que puede alcanzar tiempos de establecimientos pequeños en comparación con otros filtros (Butterworth y Chebyshev), aspecto muy deseable en los sistemas de acondicionamiento de señales [37].

A continuación se coloca el convertidor A/D sigma-delta de 11 bit (DELSIG11) que utiliza dos bloques analógicos y uno digital identificados por el color violeta, la entrada a este bloque está conectada a la salida de filtro paso bajo (LPF2). Se utiliza un convertidor de tipo sigma-delta por su robusto comportamiento ante ruidos, este está compuesto por un modulador sigma-delta, un filtro digital y un diezmador. La tasa de muestreo del convertidor A/D es de 300 muestras/s (*Sample Rate*) superando 12 veces la frecuencia máxima de la señal FPG, el reloj del mismo es conectado al divisor VC2.

Para la comunicación serie se emplea un transmisor de datos serie de 8 bit (TX), este ocupa un bloque digital de color azul claro, su salida está conectada al pin 20 (P2 [0]), y esta a su vez se conecta con el terminal TX del optoacoplador, el reloj del mismo está conectado al divisor VC3.

Por último se sitúa un multiplexor de referencias (RefMux), este ocupa un bloque analógico de color verde claro, con salida por el *buffer* 0 y este a su vez conectado al pin 3 (P0 [3]), este módulo se utiliza para establecer un voltaje de referencia de 2.5 V (AGND) con el cual se alimenta la entrada no inversora del amplificador de transimpedancia, permitiendo polarizar el fotodiodo y para ajustar el voltaje *off set* del amplificador.

La señal de reloj del conversor A/D se obtiene mediante los divisores, a partir del reloj interno del PSoC (*SysClk Source*) de 24 MHz, ecuación 2.11. La configuración de los parámetros que cumplen los requisitos se muestran en la Figura 2.18, el resto de las configuraciones se muestra en la Figura 2.19.

$$\text{Divisor}(\text{DELSIG}) = \frac{\text{SysClk}}{\text{SampleRate} * 1024} \quad (2.11)$$

Global Resources		Value
Power Setting [ Vcc / SysC		5.0V / 24MHz
CPU_Clock		SysClk/1
32K_Select		Internal
PLL_Mode		Disable
Sleep_Timer		512_Hz
VC1= SysClk/N		6
VC2= VC1/N		13
VC3 Source		SysClk/1
VC3 Divider		156
SysClk Source		Internal
SysClk*2 Disable		No
Analog Power		SC On/Ref High
Ref Mux		(Vdd/2)+/(Vdd/2)
AGndBypass		Enable
Op-Amp Bias		High
A_Buff_Power		High
SwitchModePump		OFF
Trip Voltage [LVD (SMP)]		4.81V (5.00V)
LVDThrottleBack		Disable
Watchdog Enable		Disable

User Module Parameters		Value
TMR Clock		VC2
Input		ASD22
ClockPhase		Swapped
DataPosition		RightJustified
Polling		Enable

**Figura 2.18 Recursos Globales y parámetros del DELSIG11.**

#### 2.9.4 Recursos consumidos y conexiones de los pines.

El PSoC de la serie CY8C29466-24PXI presenta 28 bloques funcionales, de los cuales son utilizados 2 bloques digitales y 7 bloques analógicos como se muestra en la Figura 2.20. Utilizando 1281 bytes de la memoria de programa y 12 bytes de memoria RAM, de 32 KB y 2 KB disponibles respectivamente.

PGA		RefMux	
User Module Parameters	Value	User Module Parameters	Value
Gain	8.000	Reference Select	AGND
Input	AnalogColumn_InputMU	LCD	
Reference	AGND	User Module Parameters	Value
AnalogBus	Disable	LCDPort	Port_1
AMPINV		BarGraph	Enable
User Module Parameters	Value	LPF2	
Gain	-4.333	User Module Parameters	Value
Input	ACB03	C1	3
AnalogBus	AnalogOutBus_2	C2	3
TX8		C3	12
User Module Parameters	Value	C4	27
Clock	VC3	CA	32
Output	Row_0_Output_0	CB	32
TX Interrupt Mode	TXRegEmpty	Input	ACB02
ClockSync	Sync to SysClk	AnalogBus	DISABLE
Data Clock Out	None	CompBus	DISABLE
		Polarity	Inverting

Figura 2.19 Configuración de los módulos de usuario.

	Total	Used	
Digital Blocks	16	2	<div><div></div></div>
Analog Blocks	12	7	<div><div></div></div>
RAM	2048	13	<div><div></div></div>
ROM	32768	1317	<div><div></div></div>
Decimator	1	1	<div><div></div></div>
I2C Controller	1	0	<div><div></div></div>

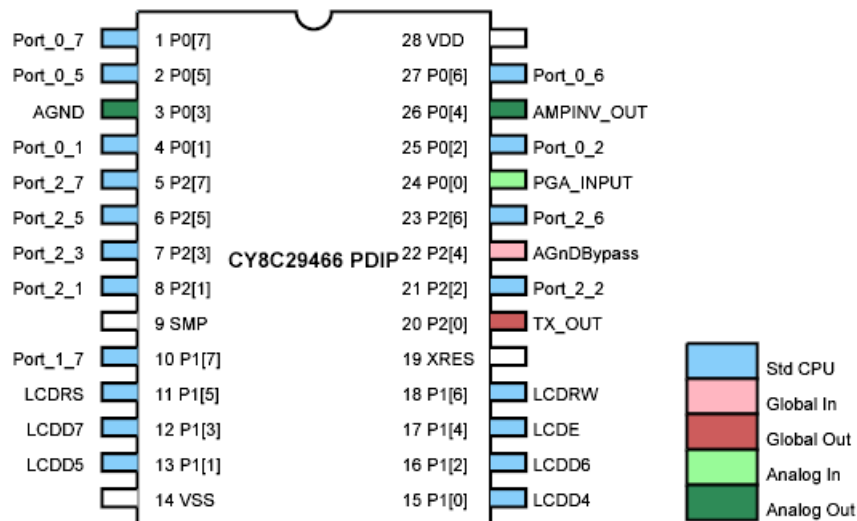


Figura 2.20 Recursos consumidos y conexiones de los pines.

Una vez seleccionados y configurados los módulos de usuario antes mencionados se programa el PSoC (Anexo II), de manera que la señal FPG que entra por el pin 24 (P0 [0]) sea amplificada, filtrada, convertida a digital y transmitida a la PC por el pin 20 (P2 [0]). Además se realiza el cálculo del ritmo cardiaco para mostrarlo por el display LCD. Después de diseñar y programar el PSoC, se comprueba mediante el depurador (*Debugger*) que el proyecto realizado no presenta errores (Anexo III). Luego se acopla la salida del circuito de acondicionamiento a la entrada analógica del PSoC, quedando concluido de esta manera el sistema diseñado.

## CAPÍTULO 3. RESULTADOS Y DISCUSIÓN

En este capítulo se describe el comportamiento de los diferentes bloques que conforman el sistema ante un conjunto de pruebas desarrolladas para comprobar el correcto funcionamiento de estos y del sistema en general.

### 3.1 Circuito de acondicionamiento.

Para acondicionar la señal FPG adquirida con el sensor óptico se utiliza el circuito mostrado en la Figura 3.1 descrito anteriormente. En este se emplean un conjunto de componentes discretas en las que podemos encontrar un capacitor de cerámica tubular de valor nominal 5.1 pF y dos resistencias de película metálica de valores de 560  $\Omega$  y 3 M $\Omega$  por la buena estabilidad que presentan, y como amplificador se utiliza el LM358AD.

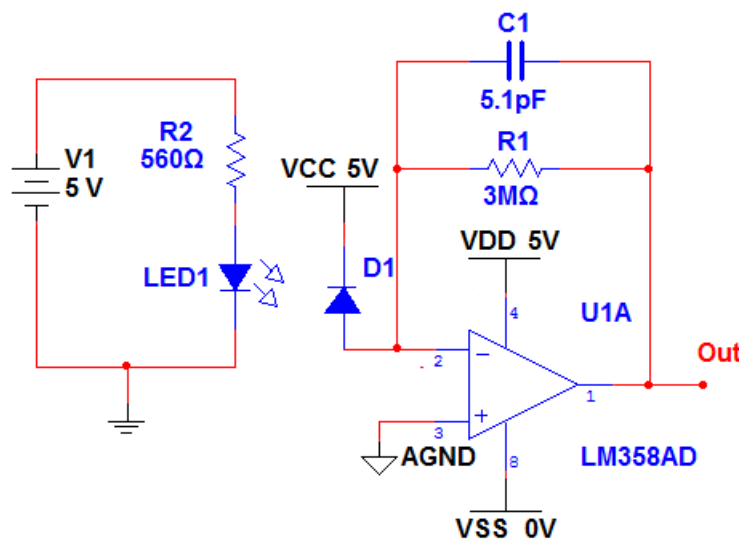


Figura 3.1 Diseño del circuito acondicionamiento.



### 3.1.1 Análisis real del circuito de acondicionamiento.

Para el montaje real del circuito de acondicionamiento además de las componentes mencionadas anteriormente, es necesario utilizar un conector del tipo DB9 para el acople del sensor. Una vez montado el circuito se realiza la comprobación de este mediante el osciloscopio digital DPO 3014 (Tektronix). Este brinda facilidades de salvar las imágenes en pantalla hacia ficheros BMP, TIFF o PNG y las señales que se adquieren en formatos ISF o CSV. A continuación se acopla el sensor TL-201T mediante el conector DB9 al circuito montado, se introduce el dedo índice en el sensor, se coloca la mano a la altura del corazón para obtener una señal óptima y se mide a la salida del circuito de acondicionamiento con el canal 1 del osciloscopio, en la que se observa de forma correcta aunque un poco ruidosa la señal FPG con una amplitud aproximada de 258 mV, Figura 3.2

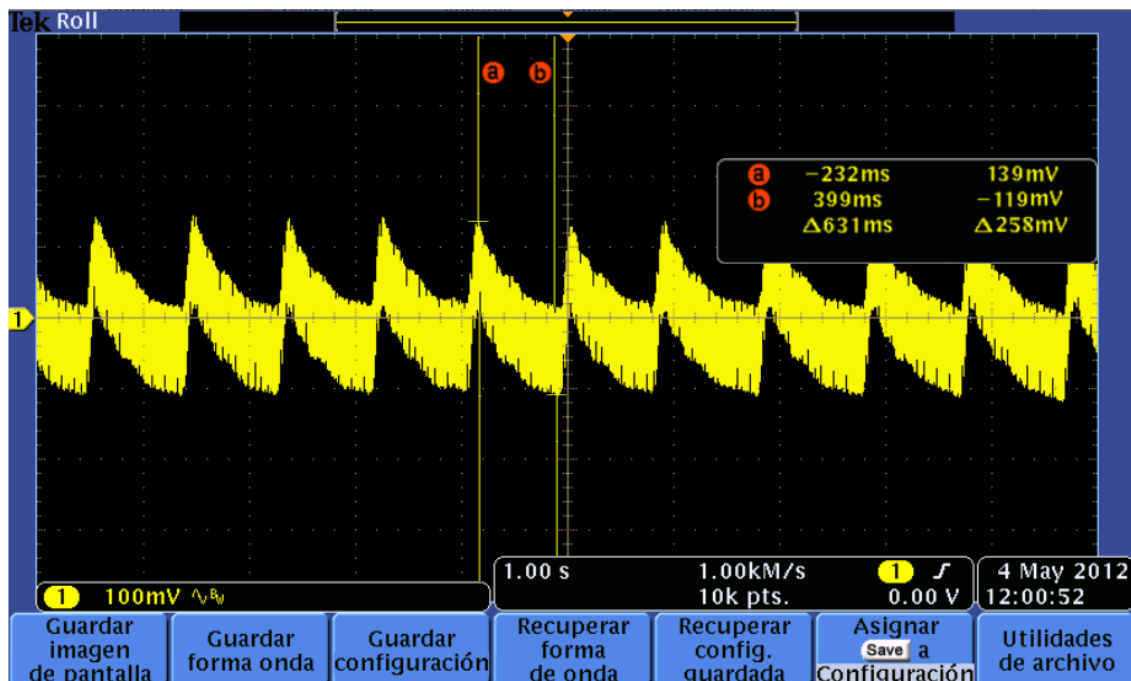
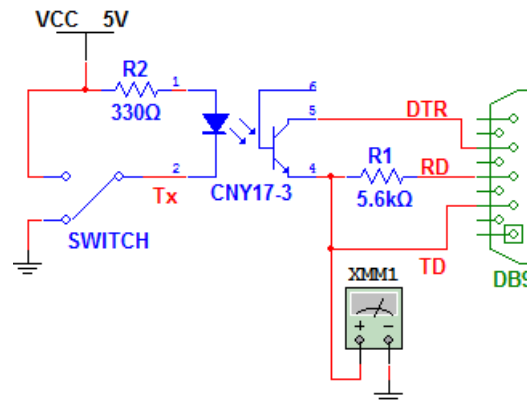


Figura 3.2 Señal de salida del circuito de acondicionamiento.

### 3.2 Interfaz de comunicación del PSoC con la PC.

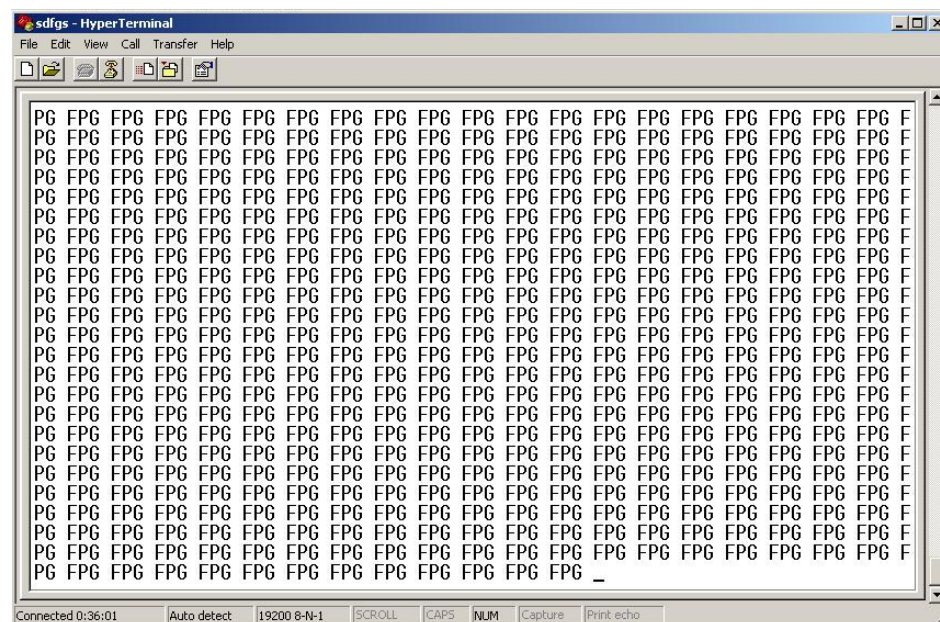
Después de realizar el montaje real del circuito adaptador de niveles se realizan un conjunto de mediciones para comprobar su correcto funcionamiento, Figura 3.3. Como el objetivo de este circuito es adaptar los niveles de voltaje de la señal procedente del PSoC comprendidos entre 0 y 5 V a niveles de voltaje del puerto serie de la PC ( $\pm 12$  V), se

alimenta el terminal TX del optoacoplador con 0 V y se mide el voltaje en el terminal TD que está conectado al puerto serie de la PC mediante un conector DB9, para ello se utiliza el multímetro digital VP-2661A, de igual manera se repite esta operación pero alimentando el terminal TX con 5 V, se obtuvo como resultado de la medición  $\pm 11.48$  V respectivamente, resultado acorde con el diseño realizado.



**Figura 3.3 Circuito adaptador de niveles.**

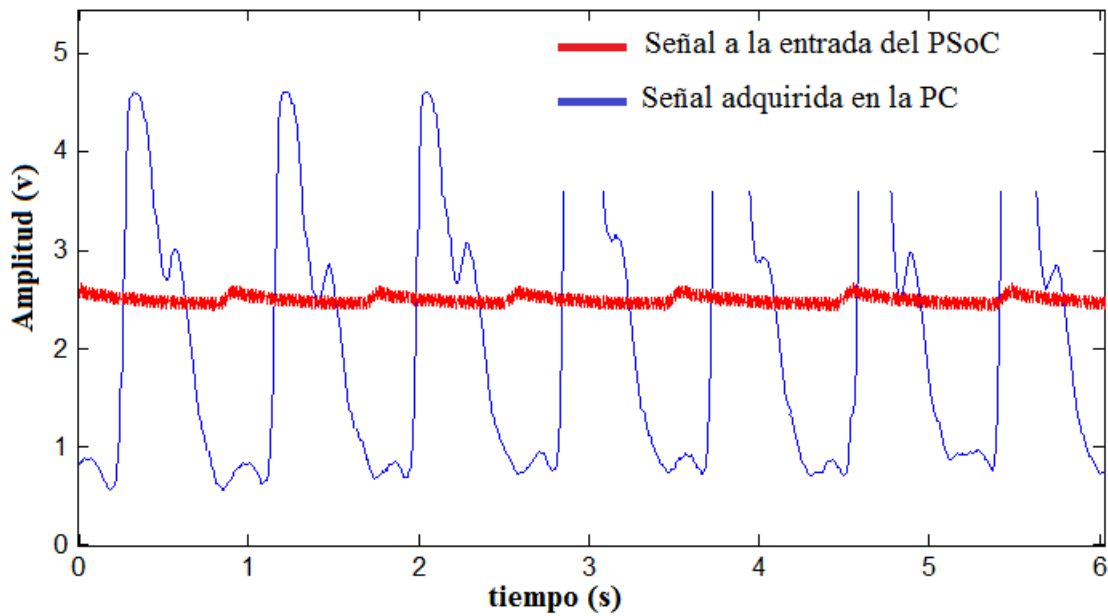
Por último se acopla el circuito al PSoC y se realiza la programación de este (Anexo IV) para transmitir hacia la PC los caracteres “FPG”, para recibir la información se utiliza el programa *Hyper Terminal* con velocidad de transmisión 19200 bps, comprobando de manera exitosa la comunicación con la PC, Figura 3.4.



**Figura 3.4 Transmisión por el puerto serie.**

### 3.3 Evaluación de la amplificación y filtrado del PSoC.

Una vez comprobada la comunicación con la PC se adquiere utilizando el Matlab (Anexo V), una señal previamente procesada en el PSoC, tanto esta señal como la adquirida anteriormente con el osciloscopio, procedente de la salida del circuito de acondicionamiento, son visualizadas en una misma gráfica para poder observar con más claridad la diferencia en cuanto amplitud y limpieza de estas señales, Figura 3.5. En esta figura se puede ver la correspondencia entre la amplitud de la señal y la ganancia previamente determinada y configurada en el PSoC.



**Figura 3.5 Señal a la entrada del PSoC y señal adquirida en la PC.**

Para apreciar con más claridad la efectividad del filtrado realizado en el PSoC se realiza un análisis en el dominio de la frecuencia de ambas señales, para ello se utiliza la Transformada Rápida de Fourier (FFT), obteniendo un estimado de la densidad espectral de potencia (DEP), en función de la frecuencia, según la ecuación 3.1.

$$eDEP(f) = \frac{abs(FFT(x(t)))}{Nfft} \quad (3.1)$$

Donde:

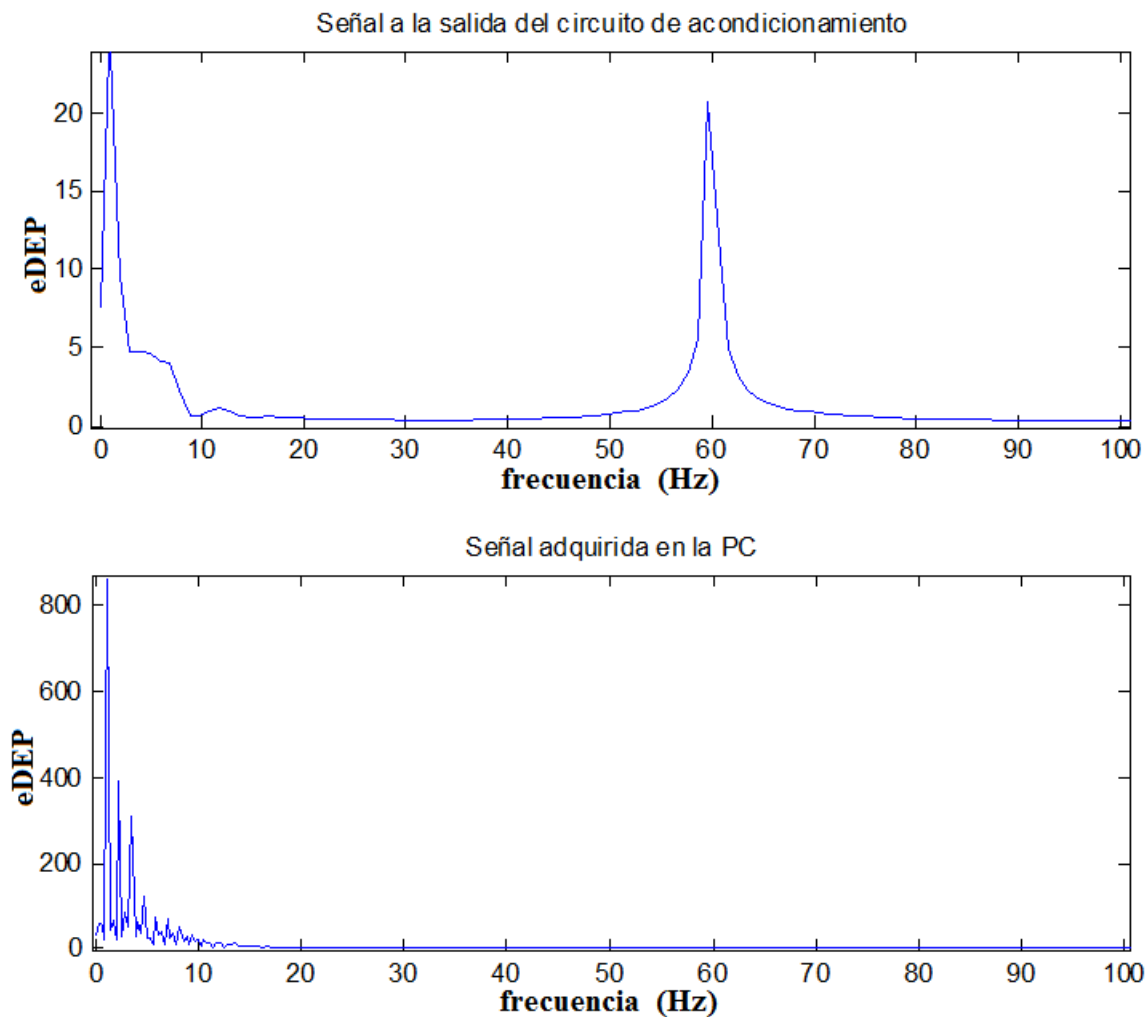
$x(t)$ : señal en el dominio del tiempo.

FFT: Transformada Rápida de Fourier.

Nfft: número de puntos de la transformada de Fourier.

eDEP( $f$ ): estimado de la densidad espectral de potencia.

En la Figura 3.6 se muestra el comportamiento de las dos señales en el dominio de la frecuencia, donde se puede apreciar la afectación en el intervalo de 50 a 70 Hz, y como esta es prácticamente suprimida después de un previo procesamiento en el PSoC.



**Figura 3.6** Comportamiento espectral de las señales adquiridas.

### 3.4 Comprobación de las facilidades brindadas por la frecuencia de muestreo para el tratamiento del ruido de la línea de potencia.

Anteriormente se argumentó el uso 300 muestras/s como la frecuencia de muestreo utilizada en el diseño realizado, esta además de ser 12 veces mayor que la frecuencia máxima de la señal es múltiplo de 60, lo que facilita el tratamiento del ruido introducido en el sistema por la línea de potencia (60Hz), para realizar una comprobación de esta afirmación se configuraron los divisores para obtener una frecuencia de muestreo de 558.0357, esta fue determinada mediante la ecuación 3.2.

$$SampleRate = \frac{DataClock}{1024} \quad (3.2)$$

Después de salvar los cambios realizados, generar la aplicación y depurar el proyecto, todo esto utilizando el PSoC Designer se adquiere una señal a través del puerto serie de la PC y utilizando nuevamente el Matlab se visualiza en una gráfica la señal adquirida y su análisis en el dominio de la frecuencia para analizar su comportamiento ante los cambios realizados. En la Figura 3.7 se puede observar una distorsión en la morfología de la señal producto al ruido introducido por la línea de potencia, siendo este más apreciable en el análisis que muestra la Figura 3.8.

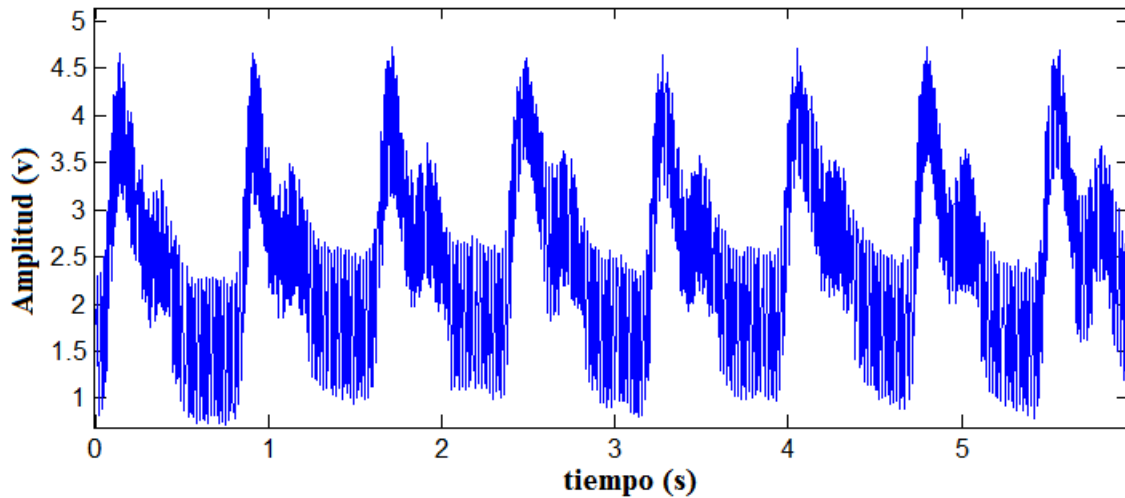


Figura 3.7 Señal adquirida con frecuencia de muestreo 558.0357 muestras/s.

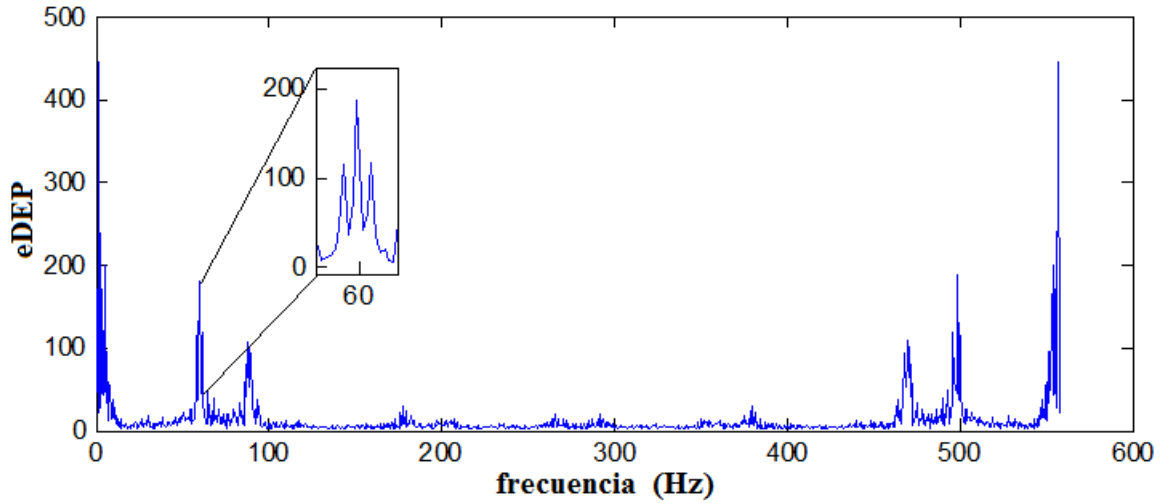


Figura 3.8 Comportamiento espectral de la señal muestreada a 558.0357 muestras/s.

### 3.5 Evaluación de las señales adquiridas considerando la presencia de la red RC.

Anteriormente se había mencionado la utilización de un conjunto de componentes pasivas conectadas entre la entrada del PGA y la salida del AMPINV, con las cuales se lograba eliminar en gran medida las componentes de corriente directa introducidas por el voltaje *offset* de los amplificadores, evitando así la saturación del convertidor A/D producto al corrimiento de la línea base de la señal. Para comprobar la efectividad de esta configuración se le incluyó al diseño del sistema un grupo de *jumpers* que posibilitan la conexión y desconexión de estas componentes, Figura 3.9.

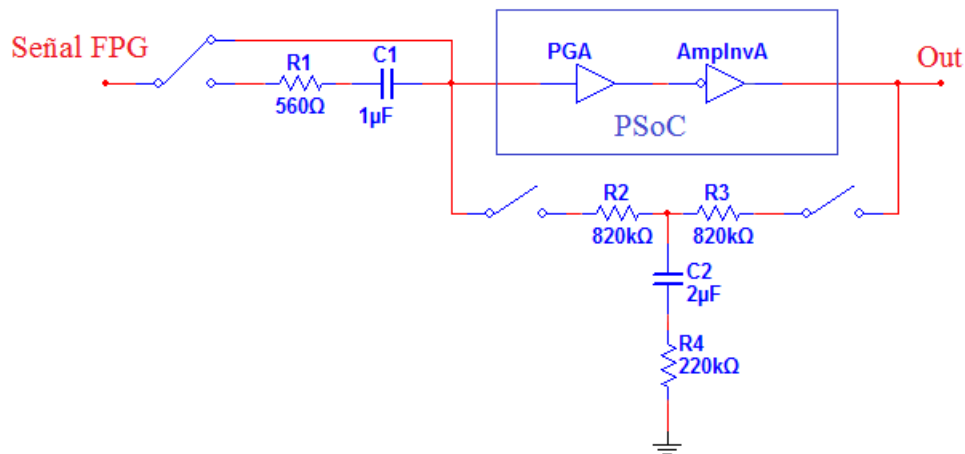
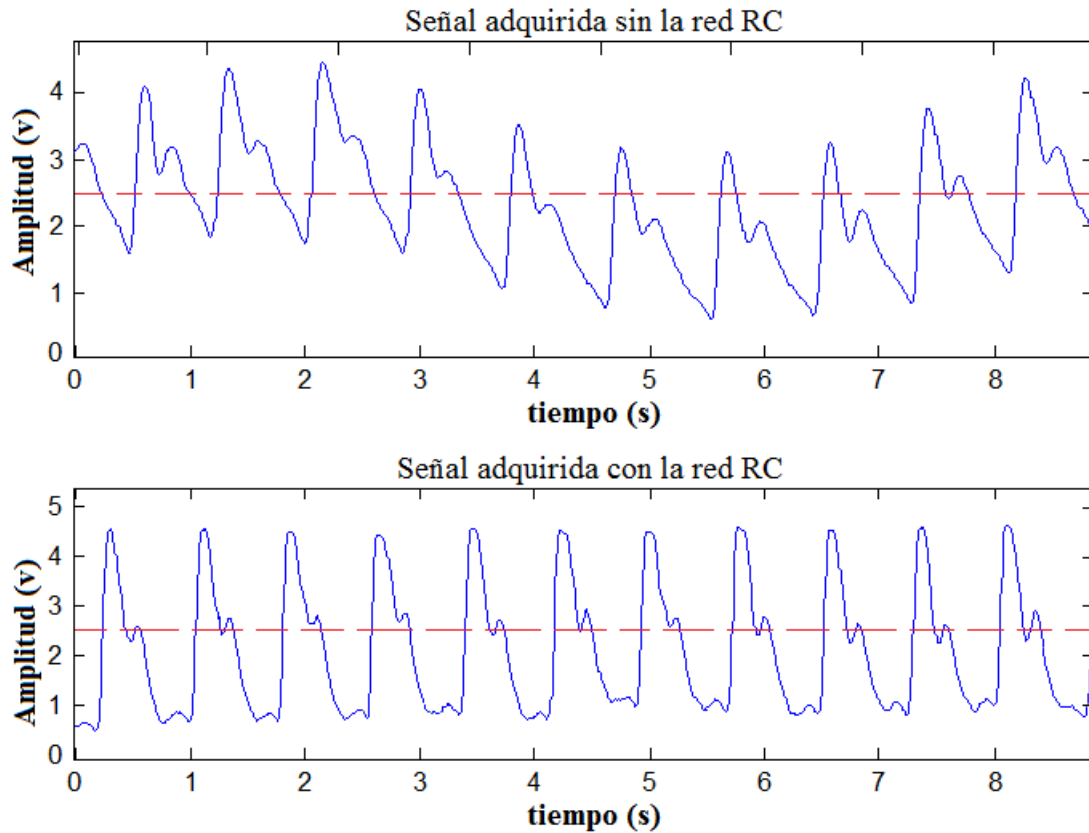


Figura 3.9 Filtro de alta ganancia.

Para realizar esta prueba se adquieren dos señales, la primera con la red RC desconectada, y la segunda con la red RC conectada, para ello se utiliza la comunicación serie con la PC y el Matlab, los resultados obtenidos se muestran en la Figura 3.10. El efecto que ocasiona es claramente apreciado tanto en la amplitud de la señal como en su línea base.

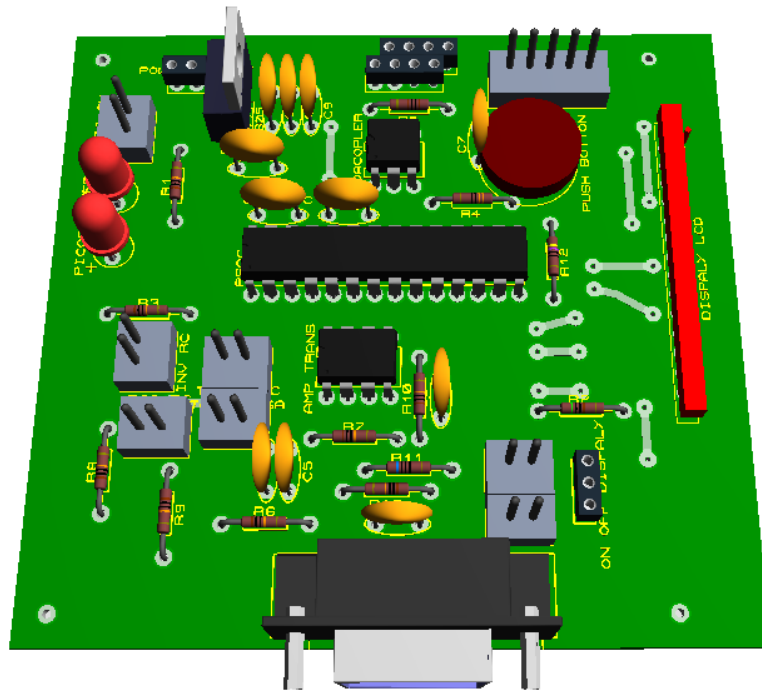


**Figura 3.10** Señales adquiridas con la red RC desconectada y conectada.

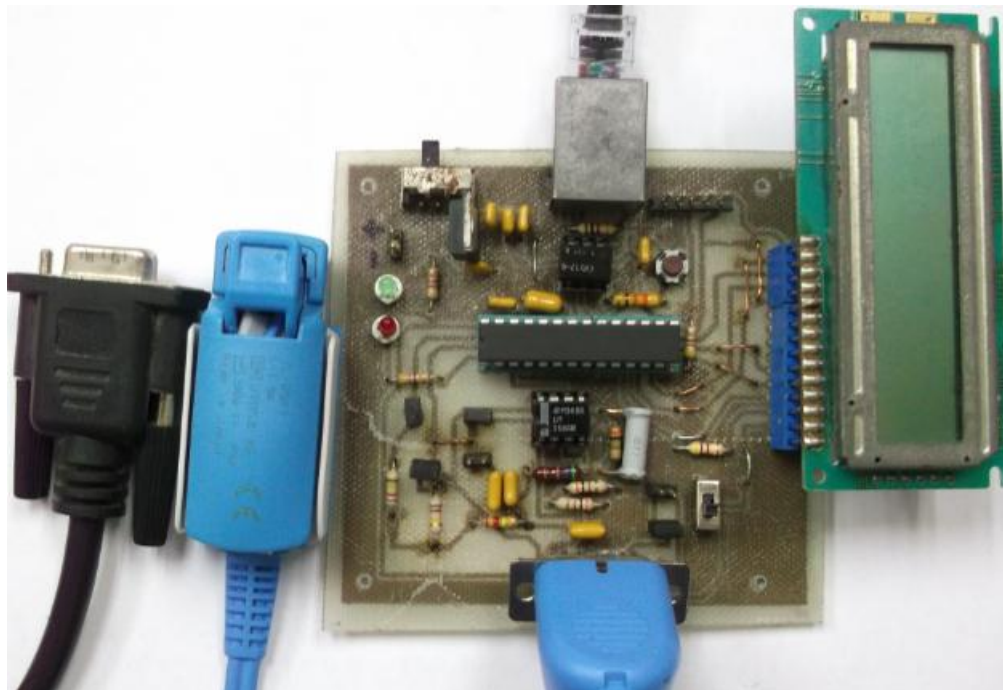
### 3.6 Obtención del circuito impreso.

Después de haber comprobado el correcto funcionamiento del sistema se llega a la etapa final, el ensamblaje de todas las componentes y conectores, en el circuito impreso, para ello con la ayuda del programa Proteus y teniendo en cuenta los valores y dimensiones de la componentes con la que se cuenta se realiza la selección e interconexión de estas, concluida esta fase se exporta el proyecto para el ARES, se concibe el área de trabajo según las dimensiones de la placa virgen con la que se cuenta, de forma conveniente se colocan todas las componentes y se realiza el ruteado de las conexiones, este proceso se realiza varias veces para optimizar en espacio y funcionalidad; la Figura 3.11 muestra una vista 3D del

circuito simulado con el ARES, y la Figura 3.12 muestra todas las componentes y accesorios acoplados al circuito impreso.



**Figura 3.11 Vista 3D del cicuito impreso obtenido con ARES.**



**Figura 3.12 Sistema ensamblado y accesorios que lo componen.**



### **3.7 Análisis económico.**

Para el montaje del diseño propuesto se utilizan resistores con tolerancias del 5% debido a la facilidad para su obtención con respecto a las de tolerancias menores. El costo de los componentes para la producción del *hardware* diseñado es de aproximadamente 10,65 dólares según la oferta de *Digi-Key*, ver Anexo VI. El costo del prototipo realizado disminuye considerablemente al emplear componentes recuperados en el Centro Provincial de Ingeniería Clínica y Electromedicina. Todos ellos, con excepción de PSoC y el display LCD, proceden de equipos en desuso.

## CONCLUSIONES

El desarrollo del trabajo permitió llegar a las siguientes conclusiones:

- El diseño realizado en PSoC Designer permitió la adquisición, procesamiento y determinación del ritmo cardiaco, requerimientos definidos para el sistema.
- Con la puesta a punto de los algoritmos en Matlab se logró el procesamiento digital de la señal y la determinación del ritmo cardiaco.
- La utilización del programa Proteus para la obtención del circuito impreso facilitó el ensamblaje del sistema diseñado.
- Las pruebas realizadas permitieron evaluar el desempeño funcional del sistema implementado.

## **RECOMENDACIONES**

Para lograr una mayor utilidad y mejorar el funcionamiento del sistema implementado se hacen las siguientes recomendaciones:

- Implementar algoritmos más robustos capaces de detectar arritmias o algún otro tipo de patología cardíaca.
- Incorporarle al diseño realizado un sistema capaz de indicar el estado de las baterías para evitar falsas mediciones.
- Explorar otros métodos de comunicación que aminoren la dependencia del contacto físico con la PC.

## REFERENCIAS BIBLIOGRÁFICAS

- [1] J. Levett and G. Agarwal, "The first man/machine interaction in medicine: the pulsilogium of Sanctorius," *Medical instrumentation*, vol. 13, p. 61, 1979.
- [2] J. C. G. Naranjo, "Utilizacion de la Fotopletismografia en la evaluacion del riesgo cardiovascular," *Monografias de Excelencia 2007-2008*, vol. 1, 2008.
- [3] W. C. y. W. M. Vogel CU, "How to measure heart rate? ," *European Journal of Clinical Pharmacology*, vol. 60, pp. 461–466, 2004.
- [4] M. C. Sanz, "Sistema Microcontrolado para el Estudio de Afecciones Circulatorias Periféricas," Tesis en opción al grado de Maestro en Ciencias en Ingeniería Biomédica, 2001.
- [5] D. H. Seoane, O. F. Borges, A. P. Simón, A. A. Figueroa, and C. R. V. Seisdedos, "Sistema para el estudio de la circulación venosa periférica por Fotopletismografía. Validación clínica preliminar."
- [6] J. Allen and A. Murray, "Effects of filtering on multisite photoplethysmography pulse waveform characteristics," 2004, pp. 485-488.
- [7] A. Guyton and J. Hall, "Músculo cardíaco. El corazón como bomba," *Tratado de Fisiología Médica. 10ª ed. México (DF): Interamericana McGraw-Hill*, vol. 9, pp. 115-127, 2001.
- [8] K. I. Wong, "Rapid Prototyping of a Low-Power, Wireless, Reflectance Photoplethysmography System," 2010, pp. 47-51.
- [9] K. D. Stojanovic R, "A LED-LED based photoplethysmography sensor," *Physiological Measurement*, vol. 8(3), pp. 19-27, 2007.
- [10] T. K. Aldrich, M. Moosikasuwan, S. D. Shah, and K. S. Deshpande, "Length-Normalized Pulse Photoplethysmography: A Noninvasive Method to Measure Blood Hemoglobin, Bronx, NY," *Annals of biomedical engineering*, vol. 30, pp. 1291-1298, 2002.
- [11] C. A. V., "Photoelectric plethysmography for estimating cutaneous blood flow Non-Invasive," *Physiological Measurements, London Academic Press*, vol. 1(3), pp. 125–151, 1999.
- [12] Y. Jawahar, "Design of an Infrared based Blood Oxygen Saturation and Heart Rate Monitoring Device," 2009.

- [13] M. Cejnar, H. Kobler, and S. Hundor, "Quantitative photoplethysmography: Lambert-Beer law or inverse function incorporating light scatter," *J.Biomed.Eng.*, vol. 15, pp. 151-154, 1993.
- [14] S. M. López, J. P. Silveira, L. Herrera, M. L. Dotor, and R. Giannetti, "Utilidad de la fotoplethysmografía por transmisión con diodos láser infrarrojos en el estudio de la perfusión visceral: estudio preliminar," 2005.
- [15] D. Traviglia and Y. Mendelson, "A portable setup for comparing transmittance and reflectance pulse oximeters for field testing applications," *Bioengineering Conference, 2004. Proceedings of the IEEE 30th Annual Northeast*, pp. 212-213, 2004.
- [16] G. Uretzky and Y. Palti, "A method for comparing transmitted and reflected light photoelectric plethysmography," *J. Appl. Physiol.*, vol. 31, pp. 132-135, 2000.
- [17] A. Nagre and Y. Mendelson, "Effects of motion artifacts on pulse oximeter readings from different facial regions," 2005, pp. 220-222.
- [18] A. T. Crispí, "Sistemas Programables en un Chip (PSoC) y sus potencialidades para la instrumentación," *FACULTAD DE INGENIERÍA*, p. 13.
- [19] T. S. Hall and J. O. Hamblen, "System-on-a-Programmable-Chip Development Platforms in the Classroom," *IEEE Transactions on Education*, vol. 47, pp. 502-507, 2004.
- [20] P. S. C. Designer, "Development Tool Selection," *PSoC® Programmable System-on-Chip™*.
- [21] P. S. C. Designer, "C Language Compiler User Guide," *CYPRESS 社*, 2005.
- [22] Cypress Semiconductor Corporation, "PSoC® & EZ-Color Development Tools Selector Guide, for CY8C29x66, CY8C27x43, CY8C24x94, CY8C24x23A, CY8C21x34, CY8C21x23, CY20x34 and CY8CLEDxx," 2008.
- [23] Cypress Semiconductor Corporation. (Marzo 2009). Available: <http://www.cypress.com>.
- [24] Cypress Semiconductor Corporation, "PSoC™ Mixed-Signal Array Final Data Sheet CY8C29466, CY8C29566, CY8C29666, and CY8C29866," 2004.
- [25] H. Demuth and M. Beale, "Neural network toolbox for use with MATLAB," 1993.
- [26] J. H. Mathews, K. D. Fink, P. J. P. Escolano, A. F. Carrión, and M. C. Márquez, *Métodos numéricos con MATLAB* vol. 2: Prentice Hall, 2000.
- [27] R. Grishman, "PROTEUS parser reference manual," *PROTEUS Project Memorandum*, vol. 4, 1986.
- [28] R. Grishman, C. Macleod, and A. Myers, "COMLEX Syntax Reference Manual. Proteus Project, NYU," ed, 1998.
- [29] P. Weinberg, F. Habens, M. Kengatharan, S. Barnes, J. Matz, E. Änggård, and M. Carrier, "Characteristics of the pulse waveform during altered nitric oxide synthesis in the rabbit," *British journal of pharmacology*, vol. 133, pp. 361-370, 2001.

- [30] J. Allen and A. Murra, "Effects of filtering on multi-site photoplethysmography pulse waveform characteristics," *IEEE Comput. Cardiol*, vol. 31, pp. 485–488, 2004.
- [31] V. Chan and S. Underwood, "A Single-Chip Pulsoximeter Design Using the MSP430," *Texas Instruments* November, 2005.
- [32] S. A. Paladino, "Using an HD44780-BASED LCD Module with a CYPRESS Semiconductor PSoC Microcontroller," 2007.
- [33] STMicroelectronics group of companies. (2004). *Positive Voltage Regulators*. Available: [www.datasheetcatalog.com](http://www.datasheetcatalog.com)
- [34] S. Vitaliy, "Low-Cost, RS-232 Level Translator," *Application Note*, 2005.
- [35] S. Quintana, J. Castillo, R. Fuentes, and R. Damián, "Electrocardiógrafo clínico basado en computadora," *Laboratorio de Electrónica*, 2005.
- [36] G. Vadym, "Offset Compensation for High Gain AC Amplifiers," *Application Note AN2320*, 2005.
- [37] S. ARIAS, "Sistema para le medición y estudio de las señales de presión sanguínea arterial en niños," FACULTAD DE INGENIERÍA ELÉCTRICA, UNIVERSIDAD CENTRAL MARTA ABREU DE LAS VILLAS. Santa Clara 2002.

## ANEXOS

### Anexo I Hoja de dato del amplificador operacional LM358AN

Electrical characteristics for  $V_{CC}^+ = +5V$ ,  $V_{CC}^- = \text{Ground}$ ,  $V_O = 1.4V$ ,  $T_{amb} = +25^\circ C$  (unless otherwise specified)

Symbol	Parameter	LM158A-LM258A LM358A			LM158-LM258 LM358			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
$V_{io}$	Input Offset Voltage - note <sup>(1)</sup> $T_{amb} = +25^\circ C$ LM158, LM258 LM158A $T_{min} \leq T_{amb} \leq T_{max}$ LM158, LM258		1	3 2 4		2	7 5 9 7	mV
$I_{io}$	Input Offset Current $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		2	10 30		2	30 40	nA
$I_{ib}$	Input Bias Current - note <sup>(2)</sup> $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$		20	50 100		20	150 200	nA
$A_{vd}$	Large Signal Voltage Gain $V_{CC} = +15V$ , $R_L = 2k\Omega$ , $V_O = 1.4V$ to $11.4V$ $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	50 25	100		50 25	100		V/mV
SVR	Supply Voltage Rejection Ratio ( $R_S \leq 10k\Omega$ ) $V_{CC}^+ = 5V$ to $30V$ $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	65 65	100		65 65	100		dB
$I_{CC}$	Supply Current, all Amp, no load $T_{min} \leq T_{amb} \leq T_{max}$ $V_{CC} = +5V$ $T_{min} \leq T_{amb} \leq T_{max}$ $V_{CC} = +30V$		0.7	1.2 2		0.7	1.2 2	mA
$V_{icm}$	Input Common Mode Voltage Range $V_{CC} = +30V$ - note <sup>(3)</sup> $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	0 0		$V_{CC}^+ - 1.5$ $V_{CC}^+ - 2$	0 0		$V_{CC}^+ - 1.5$ $V_{CC}^+ - 2$	V

CMR	Common Mode Rejection Ratio ( $R_s \leq 10k\Omega$ ) $T_{amb} = +25^\circ C$ $T_{min} \leq T_{amb} \leq T_{max}$	70 60	85		70 60	85		dB
$I_{source}$	Output Current Source $V_{CC} = +15V$ , $V_o = +2V$ , $V_{id} = +1V$	20	40	60	20	40	60	mA
$I_{sink}$	Output Sink Current ( $V_{id} = -1V$ ) $V_{CC} = +15V$ , $V_o = +2V$ $V_{CC} = +15V$ , $V_o = +0.2V$	10 12	20 50		10 12	20 50		mA $\mu A$

## Anexo II Código fuente.

```
//-----
// C main line
//-----

#include <m8c.h>      // part specific constants and macros
#include "PSoCAPI.h"  // PSoC API definitions for all User Modules
#include <Math.h>

#define INTERVAL1 (4*300)      // Para lograr que se estabilice la señal
#define INTERVAL2 (2*300)     // Para obtener el primer máximo
#define FPEAK (0.6)           // Fracción del pico para calcular umbral adaptativo
#define ERROR (10)            // Nivel de ruido, histéresis
#define FS (24000000/78/1024) // Frecuencia de muestreo
#define FS60 (FS*60)          // Muestras en 60 segundos
#define N (11)

int nADCdata;                 // Valor de la muestra actual
unsigned int i;               // Variable de control de bucle
int threshold;                // Umbral
int max;                      // Valor máximo
unsigned int cnt;             // Contador de muestras
unsigned int t1, t2, d;       // Marcas para dos latidos consecutivos, diferencia
unsigned int rr_array[N];     // 11 tiempos RR para calcular la mediana
unsigned int prr, rr_array1[N];
unsigned int rr;              // Pulso en lpm
char pulse_lcd[5];           // Cadena con cálculo del pulso a mostrar en LCD

void LCD_Clear();
void LCD_PrintXY(BYTE bRow, BYTE bCol, const char * sRomString);
int getSampleFilterSend();
```



```

void lcdPrint(unsigned int rr);
int filter(int x);
unsigned int median(unsigned int *x, unsigned int prr);
int hpfl(int x);
int hp2(int x);
int hp3(int x);
int hp4(int x);
int hp5(int x);

void main()
{
    M8C_EnableGInt;
    RefMux_Start(RefMux_HIGHPOWER);
    PGA_Start(PGA_HIGHPOWER);
    AMPINV_Start(AMPINV_HIGHPOWER);
    LPF2_Start(LPF2_HIGHPOWER);
    TX8_Start(TX8_PARITY_NONE);
    DELSIG11_Start(DELSIG11_HIGHPOWER);
    DELSIG11_StartAD();
    LCD_Start();
    LED_Start();
    DELSIG11_StartAD();
    LCD_Clear(); LCD_PrintXY(0, 0, "Init... ");
    for(i = 0; i < INTERVAL1; i++) getSampleFilterSend();
Init:
    for(i = 0; i < N; i++) rr_array[i] = 0; prr = 0;
    LCD_Clear(); LCD_PrintXY(0, 0, "Thres...");
    for(max = -32768, i = 0; i < INTERVAL2; i++) if((nADCdata = getSampleFilterSend()) > max) max = nADCdata;
    threshold = FPEAK*max;
    LCD_Clear(); LCD_PrintXY(0, 0, "Rate:  ");
    cnt = 0; t1 = 0, t2 = 0, i = 0;
    for(;;)
    {
        nADCdata = getSampleFilterSend(); cnt++;
        if (nADCdata > threshold)
        {
            threshold = threshold - ERROR;
            max = -32768;
            while (nADCdata > threshold)

```

```

    {
        if (nADCdata > max)
        {
            max = nADCdata;
            t1 = cnt;
        }
        nADCdata = getSampleFilterSend(); cnt++;
        if(nADCdata < threshold) threshold = threshold + ERROR;
    }
    LED_On();          // led encendido
    threshold = FPEAK*max;
    while(DELSIG11_flsDataAvailable() == 0);
    filter(DELSIG11_iGetDataClearFlag());
    TX8_PutChar(0x55);
    TX8_PutChar((max & 0xff00)>>8);
    TX8_PutChar(max & 0x00ff);
    for(i = N-1; i > 0; i--) rr_array[i] = rr_array[i-1];
    rr_array[0] = t1 - t2;
    for(i = 0; i < N; i++) rr_array1[i] = rr_array[i];
    t2 = t1;
    LED_Off();          // led apagado
    if (++prr > N) prr = N;
    if (prr > 3)
    {
        rr = FS60/median(rr_array1, prr);
        if(rr > 40 && rr < 200)
            lcdPrint(rr);
    }
    else
    {
        LCD_PrintXY(1, 0, "Error  ");
        goto Init;
    }
}
}
if(cnt > t1 + FS*4) goto Init;
}
}

```

```

void LCD_Clear()

```

```

{
    LCD_Position(0, 0);
    LCD_PrCString("    ");
    LCD_Position(1, 0);
    LCD_PrCString("    ");
}

void LCD_PrintXY(BYTE bRow, BYTE bCol, const char * sRomString)
{
    LCD_Position(bRow, bCol);
    LCD_PrCString(sRomString);
}

void lcdPrint(unsigned int rr)
{
    itoa(pulse_lcd, rr, 10);
    LCD_Position(0, 0);
    LCD_PrCString("Rate: ");
    LCD_Position(1, 0);
    LCD_PrCString("    bpm");
    LCD_Position(1, 0);
    LCD_PrString(pulse_lcd);
}

int getSampleFilterSend()
{
    int nADCdata;
    while(DELSIG11_fIsDataAvailable() == 0);
    nADCdata = DELSIG11_iGetDataClearFlag();
    nADCdata = filter(nADCdata);
    //nADCdata = hpf5(hpf4(hpf3(hpf2(hpf1(nADCdata))))));
    TX8_PutChar(0xAA);
    TX8_PutChar((nADCdata & 0xff00)>>8);
    TX8_PutChar(nADCdata & 0x00ff);
    return(nADCdata);
}

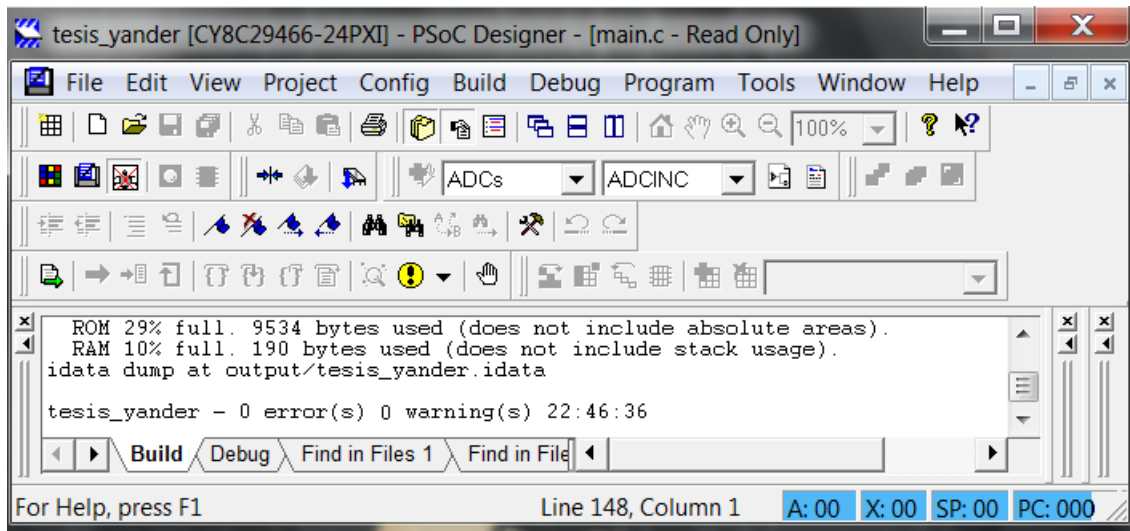
int filter(int x)
{
    static int x1, x2, x3, x4, x5;
    int y;
    y = x1 * 0.25 + x2 * 0.25 + x3 * 0.25 + x4 * 0.25 + x5 * 0.25;
    x5 = x4;

```

```
x4 = x3;
x3 = x2;
x2 = x1;
x1 = x;
return(y);
}
int hpfl(int x)
{
    static long x11, x21;
    static long y11, y21;
    long y;
    y = 0.998339860538603*(x-2*x11+x21+1.996625155003072*y11-0.996734287151339*y21);
    x21 = x11; x11 = x;
    y21 = y11; y11 = y;
    return(y);
}
int hp2(int x)
{
    static long x12, x22;
    static long y12, y22;
    long y;
    y = 0.995248739885350*(x-2*x12+x22+1.990443082647368*y12-0.990551876894033*y22);
    x22 = x12; x12 = x;
    y22 = y12; y12 = y;
    return(y);
}
int hp3(int x)
{
    static long x13, x23;
    static long y13, y23;
    long y;
    y = 0.992634303110174*(x-2*x13+x23+1.985214351993795*y13-0.985322860446901*y23);
    x23 = x13; x13 = x;
    y23 = y13; y13 = y;
    return(y);
}
int hp4(int x)
{
    static long x14, x24;
```

```
static long y14, y24;
long y;
y = 0.990743402347502*(x-2*x14+x24+1.981432653819059*y14-0.981540955570950*y24);
x24 = x14; x14 = x;
y24 = y14; y14 = y;
return(y);
}
int hpf5(int x)
{
static long x15, x25;
static long y15, y25;
long y;
y = 0.989752183377594*(x-2*x15+x25+1.979450270056111*y15-0.979558463454264*y25);
x25 = x15; x15 = x;
y25 = y15; y15 = y;
return(y);
}
unsigned int median(unsigned int *x, unsigned int prr)
{
unsigned int i, j;
unsigned int tmp;
for(i = 0; i < prr-1; i++)
    for(j = i+1; j < prr; j++)
        if(x[j] < x[i])
        {
            tmp = x[i];
            x[i] = x[j];
            x[j] = tmp;
        }
return(x[prr/2]);
}
```

### Anexo III Comprobación de la programación del PSoC.



### Anexo IV Código fuente para la prueba de transmisión.

```

//-----
// C main line
//-----

#include <m8c.h>    // part specific constants and macros
#include "PSoCAPI.h" // PSoC API definitions for all User Modules

void main()
{
    TX8_Start(TX8_PARITY_NONE);
    M8C_EnableGInt;
    for(;;)
    {
        TX8_PutChar(0x42);
        TX8_PutChar(0x4D);
        TX8_PutChar(0x50);
        TX8_PutChar(0x20);
    }
}

```

## Anexo V Código fuente de la transmisión serie en Matlab.

```

try
    close all;
    s =
    serial('COM1','DataBits',8,'Parity','none','StopBits',1,'Baudrate',19200,
    'FlowControl','none','inputbuffersize', 50000);

    fopen(s);
    set(s, 'RequestToSend', 'on');
    pause(20)
    N = get(s, 'BytesAvailable')
    data = uint8(fread(s, N));
    fclose(s)
    delete(s)
    clear s

    i = 1;
    v = [];
    while i < length(data)-6
        if data(i) == 170 && data(i+3) == 170 && data(i+6) == 170
            a = data(i+1);
            b = data(i+2);
            if a < 128
                v = [v double(uint16(a)*2^8+uint16(b))];
            else
                v = [v -double(uint16(bitcmp(a))*2^8+
uint16(bitcmp(b))+1)];
            end
            %v = [v uint16(data(i+1))*2^8+uint16(data(i+2))];
            i = i + 3;
        else
            i = i + 1;
        end
    end
    v1 = v - mean(v);
catch
    fclose(s)
    delete(s)
    clear s
end

```

**Anexo VI Análisis económico.**

Cant.	Descripción	Ref.	Precio (USD)	Fabricante
1	Reg. de voltaje L7805AP	7805	0,6	Fairchild Semiconductor
7	Jumper(SIL-100-02)	J1, J2, J3, J4, J5, J6, J7	0,0916	FCI
1	Conector DB-9	Sensor FPG	1,24	Tyco Electronics
2	LED	LED1, LED2	0,13	Lite On Inc
1	Optoacoplador CNY17_3	OPTOCOUPLE R-NPN	0.63	Vishay Semiconductor
1	Microprocesador PSoC CY8C29466-24PXI	PSoC	4.995	Cypress Semiconductor
1	Jumper(SIL-100-05)	J8	0.229	FCI
2	Resistor de 470 $\Omega$ , 5 % película metálica	R1, R2	0,033	Rohm
1	Resistor de 330 $\Omega$ , 5 % película metálica	R3	0,033	Rohm
1	Resistor de 3 M $\Omega$ , 5 % película metálica	R4	0,08	Yageo
1	Resistor de 5,6 k $\Omega$ , 5 % película metálica	R5	0,033	Rohm
2	Resistor de 820 k $\Omega$ , 5 % película metálica	R6, R7	0,033	Rohm
1	Resistor de 220 k $\Omega$ , 5 % película metálica	R8	0,033	Rohm
2	Resistor de 300 $\Omega$ , 5 % película metálica	R9, R10	0,033	Rohm
1	Resistor de 560 $\Omega$ , 5 % película metálica	R11	0,033	Rohm
1	Resistor de 4,7 k $\Omega$ , 5 % película metálica	R12	0,033	Rohm
8	Capacitor de 0,1 $\mu$ f, 10% Cerámica	C1, C2, C3, C4, C5, C6, C7, C8	0,033	Kemet
1	Capacitor de 0,47 $\mu$ f, 20% Cerámica	C9	0,332	Murata
1	Capacitor de 5,1pf, 20% Tubular	C10	0,044	Johanson Dielectrics Inc
1	Amplificador operacional LM358AN	U1	0,41	STMicroelectronic
2	Switch TLC4066ID	U2, U3	0,23	Texas Instruments
1	Push Botton	Reset	0,12	Texas Instruments
TOTAL			10,653	